

抵抗内蔵型トランジスター（BRT）の基礎

概要

本アプリケーションノートは半導体スイッチとして使用される抵抗内蔵型トランジスター（BRT、デジタルトランジスタやデジトラとも呼ばれます）の動作、スイッチ動作にかかわる電気的特性の説明、種類、選択方法に関して説明しています。

目次

概要	1
目次	2
1. はじめに	4
2. BRT の動作	5
3. スイッチとしての電気的特性	7
3.1. オン時のスイッチ端子間電圧（VCE(sat)）	7
3.2. 耐圧	8
3.2.1. スイッチ オフ時の端子間最大電圧（コレクタ・エミッタ間耐圧）	8
3.2.2. 制御電圧（エミッタ・ベース間電圧 V_{EBO} 最大値 最小値）	9
3.3. 制御電圧（入力オン電圧 $V_{I(ON)}$ 、入力オフ電圧 $V_{I(OFF)}$ ）	11
3.4. スイッチング時間	12
4. BRT の種類	13
5. BRT の選択方法	14
5.1. 前段制御回路との整合（NPN と PNP）	15
5.2. 制御信号で確実にオン/オフする	16
5.3. オン時に必要な出力電圧を得ることができる	16
5.4. オンまたはオフへ移行する時間を短くする	16
6. BRT の許容損失計算	17
7. 応用回路例	18
8. 関連リンク	19
製品取り扱い上のお願い	20

図目次

図 1-1 スイッチ回路	4
図 1-2 静特性 ($I_C - V_{CE}$ カーブ)	5
図 2-1 動作説明用回路	5
図 2-2 $V_{BE(sat)} - I_C$ カーブ (2SC2712 の例)	6
図 2-3 BRT 動作軌跡	6
図 3-1 スイッチ端子間電圧	7
図 3-2 スイッチ端子間電圧 $V_{CE(sat)}$ 対策イメージ	7
図 3-3 $V_{BE(sat)} - I_C$ カーブ (2SC2712 の例)	8
図 3-4 $V_{CE(sat)} - I_C$ カーブ (RN1102)	8
図 3-5 順方向制御電圧	9
図 3-6 入力電圧 V_I を変化させたときのコレクタ電流 I_C (左図: $h_{FE}=10$ 、右図: $h_{FE}=20$)	9
図 3-7 逆方向制御電圧の定義	10
図 3-8 V_{EBO} vs R_1 / R_2 Ratio	10
図 3-9 $V_{I(ON)}$ に対する内蔵抵抗の影響	11
図 3-10 スイッチング時間測定回路・定義	12
図 3-11 コレクタ電流	12
図 4-1 2 in1 タイプ BRT	13
図 5-1 基本回路図	14
図 5-2 電氣的特性選択イメージ	14
図 5-3 Hi-Z の状態のある前段制御回路例	15
図 5-4 前段の回路がプルアップ	15
図 5-5 並列に NPN と PNP を接続	15
図 6-1 基本回路	17
図 7-1 BRT 応用回路例	18

1. はじめに

半導体を使用したスイッチは単純なオン・オフの切り替え、信号や電力の切り替えなど多種多様なスイッチが存在しますが、この資料では図-1-1 に示す単純なオン・オフスイッチに使用される抵抗内蔵型トランジスタ（Bias Resistor built in Transistor : BRT）について説明します。BRT はバイポーラジャンクションランジスタ（BJT）とスイッチで使用されるバイアス抵抗（図 1-1(b)の点線で囲まれた部分）を 1 チップにおさめたものです。

オン・オフ スwitchで重要なことは、与えられた制御電圧で規定時間内にオン・オフし、オン抵抗が低く、オフ抵抗が高く破壊しないことです。従って、主に求められる性能は以下の4点です。同じ用途で使用される60V 耐圧の汎用 MOSFET と比較すると以下になります

	BRT	MOSFET
1. オン時の端子間電圧	◎	△
2. オフ時の端子間耐圧	○	○
3. 制御電圧	◎	△
4. スイッチング時間	△	○

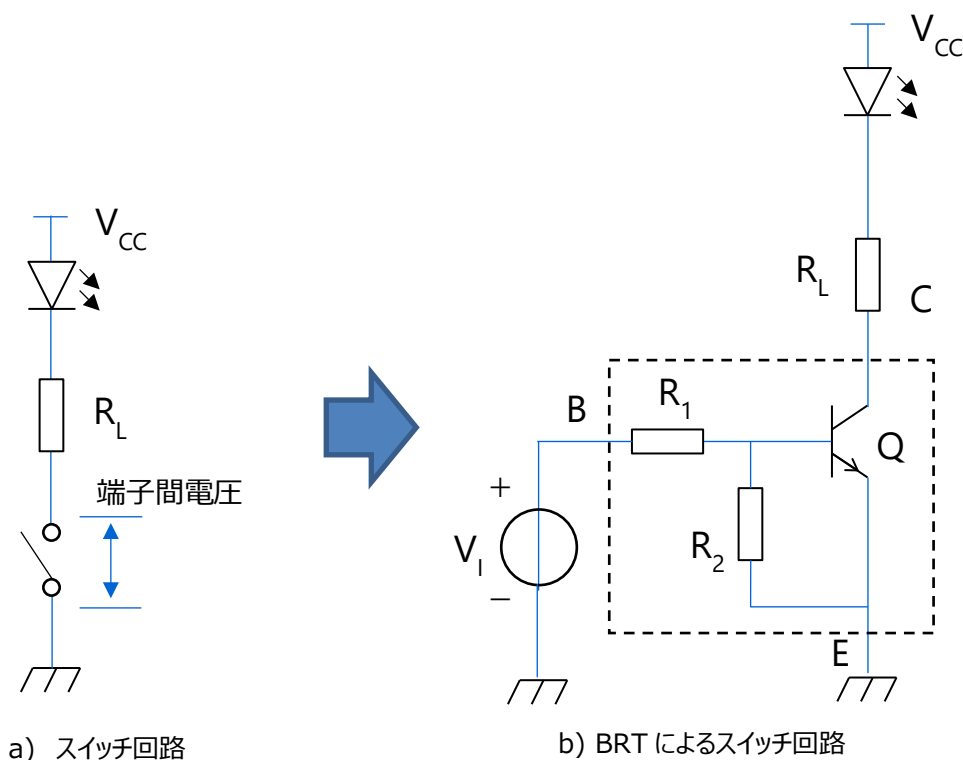


図 1-1 スイッチ回路

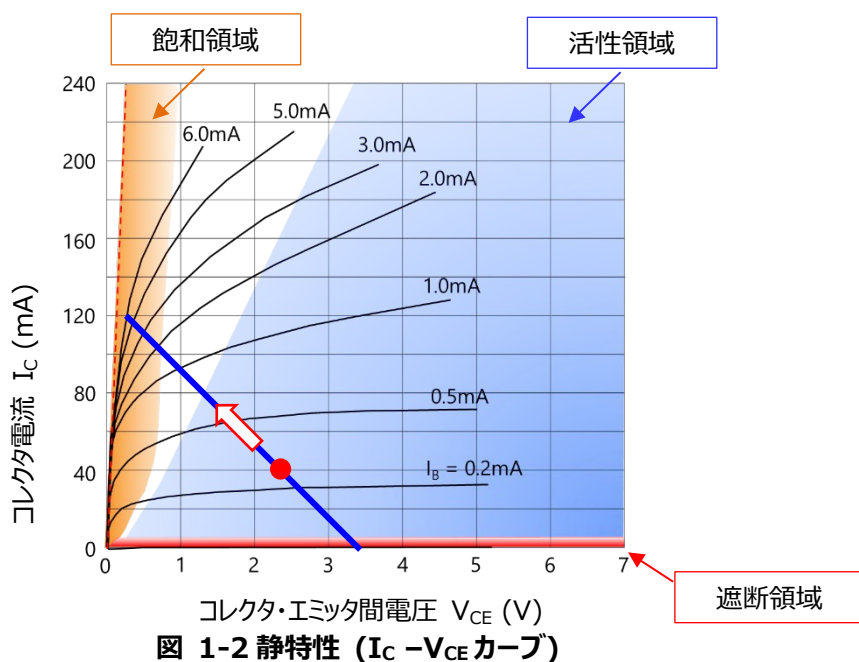
これ以外に、MOSFET ではデバイスの選択が容易（設計が容易）、無効電流が流れない（省電力）などがありますが、選択方法を理解していれば、BRT は低電圧で安価にスイッチを構成できるデバイスと言えます。

図 1-1(b)のように NPN BRT の場合、 R_1 は BRT のベース端子(B)に与えられる制御電圧を電流に変換し動作を安定させる働きがあります。また、オフモード時に前段の制御信号がハイインピーダンスとなることがあります。このようなとき R_2 はプルダウンとして働きベース電圧を GND レベルにしています。

R_2 が無い場合、オフ時に入力から入ってくるリーク電流やコレクタ遮断電流 I_{CBO} により、ベースに電荷が蓄積し誤動作することがあります。このようなリーク電流を GND に流すことにより誤動作を防止します。

PNP BRT の場合は、 R_2 プルアップ抵抗として働きます。内蔵抵抗の効果としては NPN と PNP に差はありません。

BRT に使用されている BJT は、動作領域として、飽和領域・活性領域（アクティブ領域）・遮断領域があり、活性領域では基本的にベースに流れる電流の一定倍の電流をコレクタに流します。このようにベース電流でコレクタ電流を制御することから電流駆動型のデバイスと呼ばれます。この倍率は直流電流増幅率 h_{FE} と呼ばれ、汎用の BJT では 70~700 程度になります。図の負荷線上の矢印のようにベース電流を増加していくとコレクタ電流はこの増幅率に比例して増えていきます。更に増加させると C-E 間電圧が狭まるにつれ増幅率は減少し、ある電流以上増加しなくなります。この領域を飽和領域と呼びます。スイッチとして使用される BRT はこの飽和領域と BJT のオフ状態である遮断領域を使用します。



2. BRT の動作

NPN BJT を内蔵した BRT において、オフの状態から B 端子に制御電圧 V_I を印加し飽和領域でオンさせる動作を考えます。ここでは簡単のため、簡素な回路（図 2-1）で考えます。

① BJT Q オフ

V_I の電圧を徐々に上げていきます。初期状態で Q はオフですので、 V_I の電圧による電流は R_1 と R_2 にのみ流れます。従って、Q のベース b には R_1 と R_2 で分圧された電圧 V_b が加わります。

$$V_b = \{R_2 / (R_1 + R_2)\} \times V_I$$

② Q オフ ⇒ オン

R_1 と R_2 による分圧された電圧は図-2-2 $V_{BE(sat)} - I_C$ カーブに示すように、0.6V 程度になるとベース電流 I_b が流れ始めオンします。同時に I_b の h_{FE} 倍のコレクタ電流が流れます。この時点では Q は飽和領域には入っておらず活性領域での動作となるので、 h_{FE} は汎用の BJT (2SC2712 など) と同様に 70~700 程度の値となります。

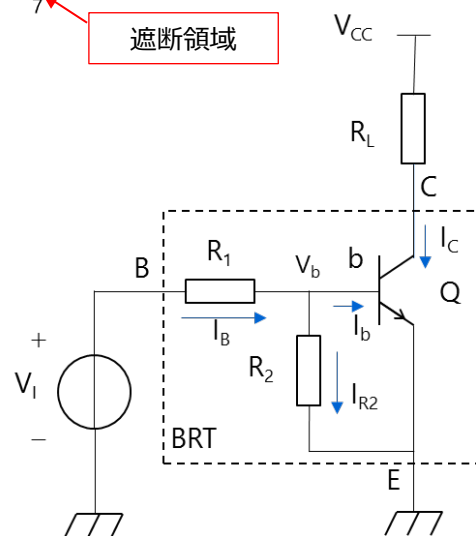


図 2-1 動作説明用回路

③ Q オン（活性領域 ⇒ 飽和領域）

更に V_I が増加するにつれて、 V_{be} が増加します。0.6V 以上では内蔵 BJT のベース電圧 V_b の微小増加に対し図 2-2 $V_{BE(sat)}-I_C$ カーブに示すように指数関数的にコレクタ電流 I_C が増加します。

従って、Q がオンすると制御電圧 V_I に対し、内蔵 BJT のベース b の電圧 V_b は R_1 と R_2 の分圧の関係ではなくほぼ固定の電圧になります。 R_1 を通る過剰な電流 (I_B-I_{R2}) は全てベース電流 I_b として BJT に流れ込みます。BJT はオンした時点では活性領域での動作です。従って、コレクタ電流 I_C は $I_B * h_{FE}$ となります。ただし、コレクタ・エミッタ間の電圧 V_{CE} は $V_{CE} = V_{CC} - R_L * I_C$ ですから、 I_C の増加より V_{CE} は急激に小さくなり飽和領域での動作となります。

飽和領域では、B・E 間だけでなく B・C 間の pn 接合も順方向にバイアスされます。このためベースに多量の少数キャリアが蓄積されます。

④ Q オン ⇒ オフ

V_I の電圧を減少させます。ただし、入力オフ電圧から電圧を下げてすぐにはオフしません。これはベースに蓄積した少数キャリアが R_2 によって放電、または再結合により消滅するまでコレクタ電流が継続して流れるためです。（この流れ続ける時間を蓄積時間 t_{stg} と呼ぶ）少数キャリア消滅後、Q はオフになります。

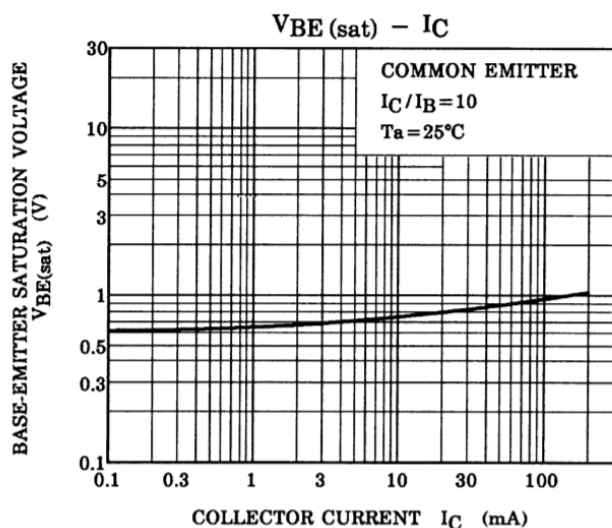
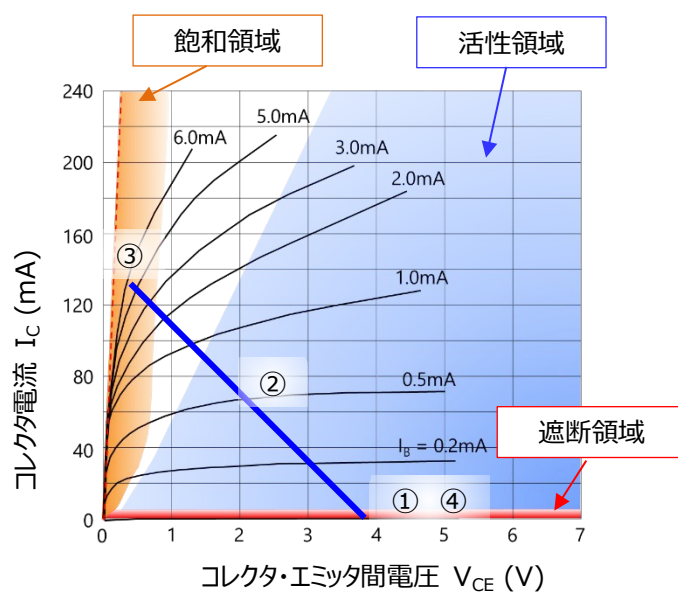
図 2-2 $V_{BE(sat)} - I_C$ カーブ (2SC2712 の例)

図 2-3 BRT 動作軌跡

3. スイッチとしての電気的特性

BRTは選択する抵抗によって特性が変わってきます。冒頭の部分（はじめに）で60V 耐圧のMOSFETと比較していますが、BRTの場合、素子選択を適切に行う必要があります。ここではBRTの主要な電気的特性を説明し素子選択の為の基本的な内容を説明します。

3.1. オン時のスイッチ端子間電圧（ $V_{CE(sat)}$ ）

スイッチをオンしたときの端子間電圧で、BRTのC-E間電圧(V_{CE})になります。

機械的なSWの場合、SWが閉じるとスイッチの端子間抵抗はほぼゼロになりますが、BRTの場合、端子間抵抗の低い（C-E間電圧の低い）飽和領域で使用する必要があります。アクティブ領域ではベース電流に対しコレクタ電流は電流増幅率にほぼ比例して流れますが、飽和領域では電流増幅率は飽和が深く(V_{CE} が低く)なるにつれて低下します。図3-2に $V_{CC}=5V$ における負荷線（赤）を引いた $I_C - V_{CE}$ カーブを示します。 $I_B=0.2mA$ との交点では $h_{FE}=160$ で $V_{CE}=3.8V$ ですが、 $I_B=6mA$ では $h_{FE}=20$ $V_{CE}=0.2V$ です。従って、オン電圧(V_{CE})を低くするには、以下の2つの方法があります

- ① コレクタ電流を減少させる（負荷抵抗 R_L を大きくする）
（赤の負荷線 $\Rightarrow$ 青の負荷線）
- ② ベース電流 I_B を大きくする

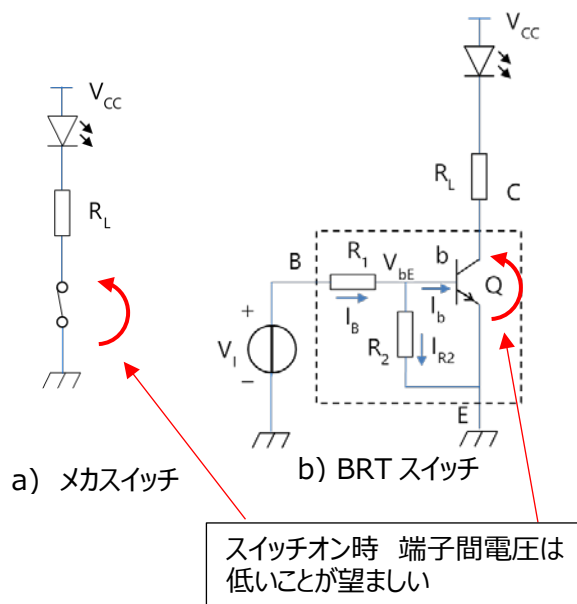


図 3-1 スイッチ端子間電圧

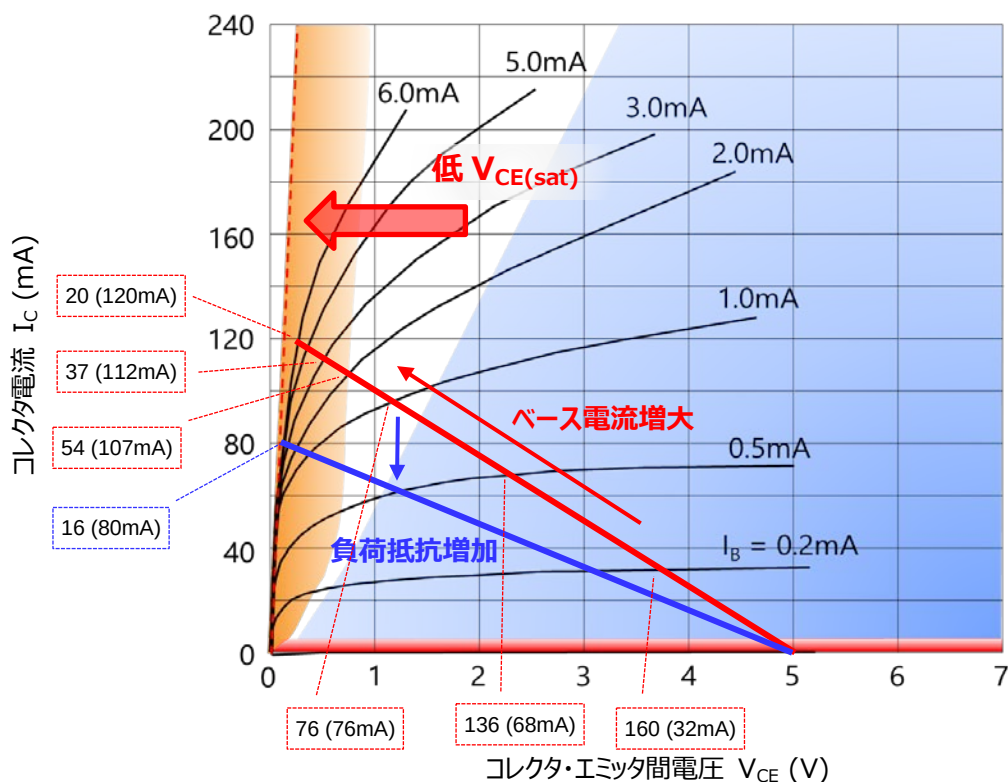


図 3-2 スイッチ端子間電圧 $V_{CE(sat)}$ 対策イメージ

前述の①に関しては、負荷電流 I_C が変わることから設計条件の許す範囲で対応します。ここでは②に関して説明します。図 3-1 b) に記載の回路で考えます。まず BRT は RN1102 ($R_1=R_2=10k\Omega$) とし、制御電圧 V_I は $0V \Rightarrow 5V$ まで可変させることを考えます。

当然のことですが、内蔵 BJT のベース端子 b の電圧は BJT が無ければ、入力電圧を可変すると抵抗分圧により $0V \Rightarrow 2.5V$ まで変化します。実際には BJT があるので電圧はトランジスタがオンすることによりリニアに変化せず、図 3-3 に示すように飽和時のベース・エミッタ間電圧 $V_{BE(sat)}$ は最大でも $1V$ 程度までしか上がりません。BRT の内蔵トランジスタのベース電圧である V_{bE} も同様に余剰の電流は I_b としてベースに流れ込みます。

$$I_b = I_B - I_{R2} = (V_I - V_{bE}) / R_1 - V_{bE} / R_2$$

式を見てわかるように I_b を大きくするには、 I_B が大きく I_{R2} が小さければ良いので以下の条件になります。

- R_1 が小さい
- R_2 が大きい

但しここで言う大小は比率ではなく、抵抗値の大小になります。

電圧は図 3-4 に示すように温度に対して正の依存性があります。これらを考慮の上、最適な設計を行ってください。

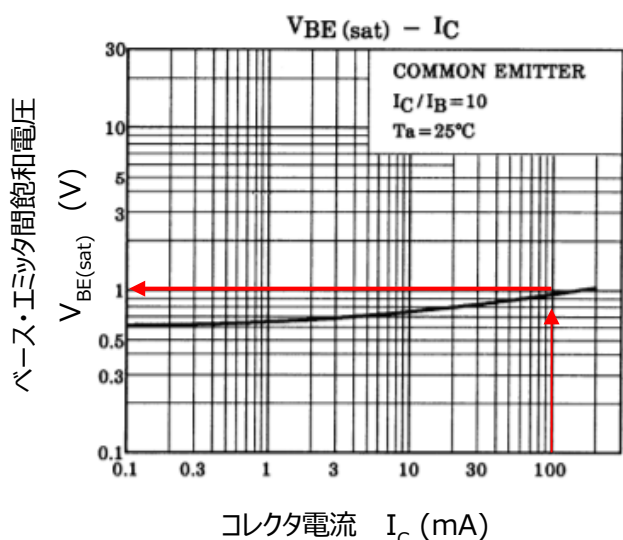


図 3-3 $V_{BE(sat)} - I_C$ カーブ (2SC2712 の例)

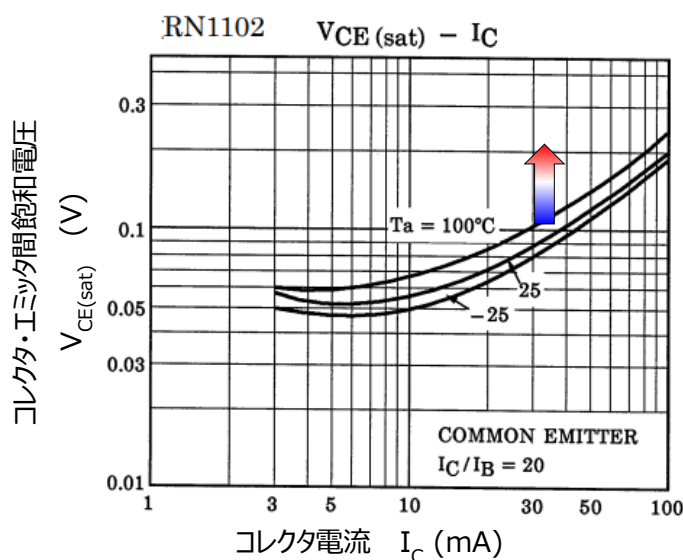


図 3-4 $V_{CE(sat)} - I_C$ カーブ (RN1102)

3.2. 耐圧

耐圧として考えるべき内容としては、スイッチのオフ時にスイッチ端子間に印加される最大電圧と、制御電圧の最大値・最小値になります。

3.2.1. スイッチ オフ時の端子間最大電圧（コレクタ・エミッタ間耐圧）

ベース（B 端子）オープン時の C-E 間電圧 (V_{CE0}) で定義しています。内蔵 BJT は、2SC2712/2SA1162 類似の汎用 BJT を用いていますが、コレクタ・エミッタ間耐圧は $50V$ です。

3.2.2. 制御電圧 (エミッタ・ベース間電圧 V_{EBO} 最大値 最小値)

順方向 :

電圧を大きくするにつれて、オフ⇒オンへとモードが移行します。

抵抗のない一般のBJTでは、オンした後も電圧を大きくし続けると、活性領域内であれば最大定格のコレクタ電流定格がコレクタ損失の定格値に到達し、これ以上の電圧を印加できなくなります。飽和領域であれば、ベース電流定格がコレクタ電流定格で規制されることが多いと思います。

BRTの場合、通常飽和領域で動作させていますので、ベース電流とコレクタ電流に注意が必要です。また、内蔵抵抗の許容損失は $1/8\text{ W}$ と規定しています。結論から言うと、以下の条件が主となり制御電圧 V_I の最大値が決まります。

- ① R_1 の抵抗値が大きいとき : R_1 で消費される損失
- ② R_1 の抵抗値が小さいとき : コレクタ電流 I_C の最大電流値

① R_1 で消費される損失

内蔵 BJT のオン時のベース・エミッタ間電圧を V_{be} とすると、 R_1 に流れる電流 I_B は以下の式で表されます。尚、ここでは簡単のため、 $V_{be} = 0.7\text{ V}$ として扱っています。

$$I_B = (V_I - V_{be}) / R_1 = (V_I - 0.7) / R_1$$

この電流による R_1 の損失が $1/8\text{ (W)}$ を超えてはいけませんので、

$$\begin{aligned} 1/8\text{ W} &> R_1 * \{ (V_I - 0.7) / R_1 \}^2 \\ &> (V_I - 0.7)^2 / R_1 \end{aligned}$$

$$V_I < (R_1 / 8)^{1/2} + 0.7 \quad \dots (1)$$

② コレクタ電流 I_C の最大電流値

I_B から R_2 を通る電流 I_{R2} を引いた電流が内蔵 BJT のベース b を通る電流 I_b となります。

$$I_b = I_B - I_{R2} = (V_I - V_{be}) / R_1 - V_{be} / R_2 = (V_I - 0.7) / R_1 - 0.7 / R_2$$

この電流に使用条件下での h_{FE} 倍した電流がコレクタ電流 I_C ですから、以下の式が成り立つ必要があります。

$$I_C (\text{max}) > I_C = h_{FE} * I_b = h_{FE} * \{ (V_I - 0.7) / R_1 - 0.7 / R_2 \}$$

$$V_I < R_1 * I_C (\text{max}) / h_{FE} + (R_1 + R_2) * 0.7 / R_2 \quad \dots (2)$$

2つの要因に基づいて計算した V_I に対し、小さい方の V_I が求める値となります。

下図は参考値になりますが傾向がわかります。基本的には内蔵抵抗 R_1 の許容損失 $1/8\text{ W}$ で決まりますが、 R_1 の値が小さく h_{FE} が比較的大きくなる使用条件のときはコレクタ電流 I_C の定格で入力電圧 V_I の最大値が規定されます

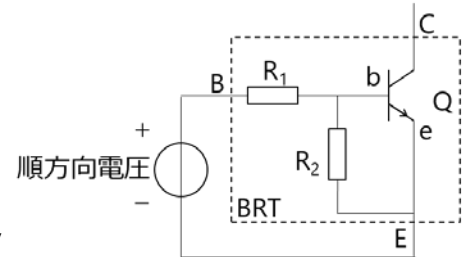
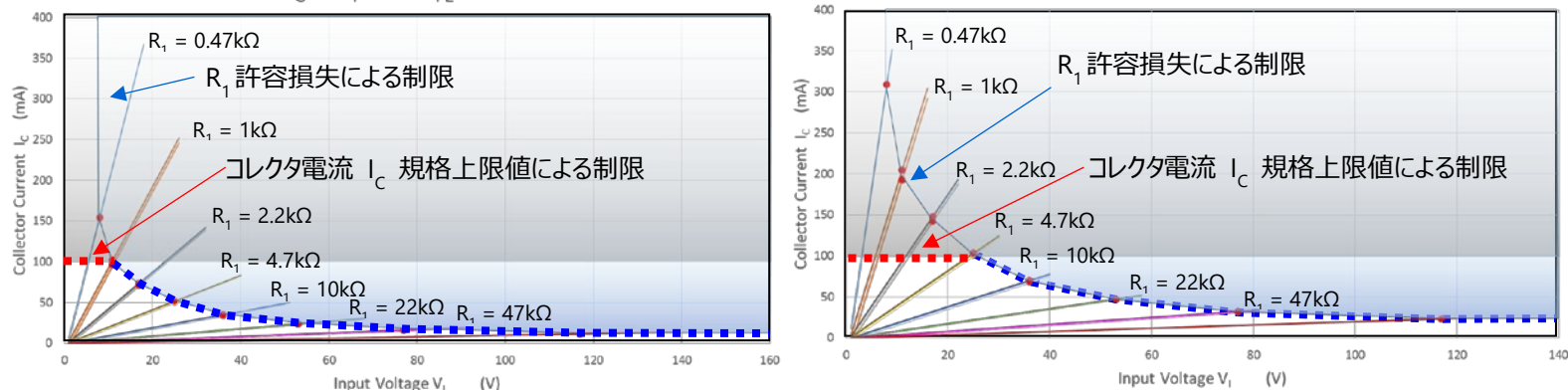


図 3-5 順方向制御電圧

$I_C - V_I$ @ $h_{FE}=10$ $I_C - V_I$ @ $h_{FE}=20$
 h_{FE} によって印加できる入力電圧 V_I の上限は変わってくる

図 3-6 入力電圧 V_I を変化したときのコレクタ電流 I_C (左図 : $h_{FE}=10$ 、右図 : $h_{FE}=20$)

逆方向：

内蔵されている BJT（汎用 BJT、2SC2712/2SA1162 クラス）の E-B 間に加わる電圧(E 側が正)を考えます。単体の BJT であれば V_{EBO} です。抵抗内蔵 BJT の場合、印加される時の BJT はオフの状態ですので、 R_1 と R_2 の分圧 ($R_2 / (R_1 + R_2)$) 決まります。従って図 3-8 に示すように抵抗比が大きい BRT はこれに比例して V_{EBO} が大きくなります。

逆方向の電圧は制御入力電圧 V_I が反転するときに生ずるオーバーシュート・アンダーシュート(負電圧)でエミッタ端子の電圧がベース端子の電圧より高くなることがあります。特にオンからオフへの移行時のアンダーシュートなどに注意する必要があります。

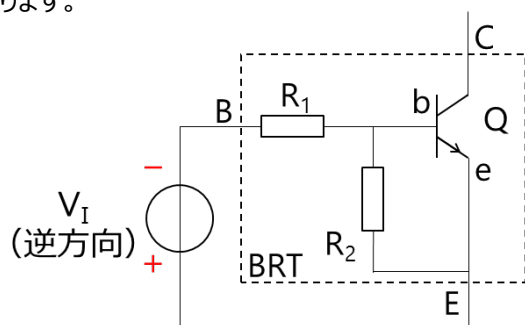
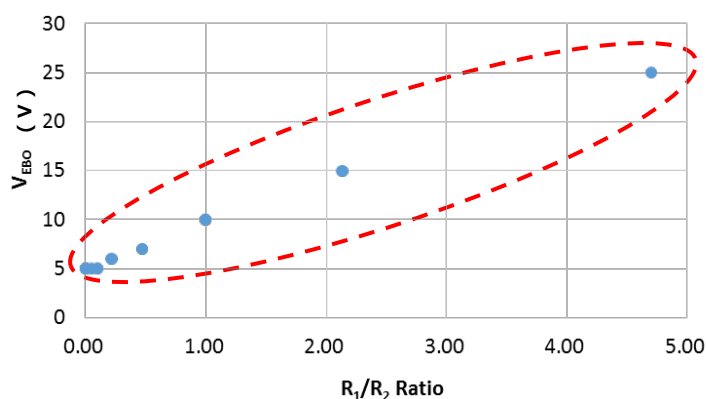


図 3-7 逆方向制御電圧の定義

図 3-8 V_{EBO} vs R_1 / R_2 Ratio

3.3. 制御電圧（入力オン電圧 $V_{I(ON)}$ 、入力オフ電圧 $V_{I(OFF)}$ ）

BJT ではスレッショルド電圧 V_{be} （0.6V 程度）を境にベース電流が流れはじめオン・オフします。BRT を用いた SW を図 3-1 の構成とすると、Q がオンし始める入力電圧 V_I は下式から R_2 に反比例し、 R_1 に比例することがわかります。

$$V_{be} = R_2 / (R_1 + R_2) * V_I$$

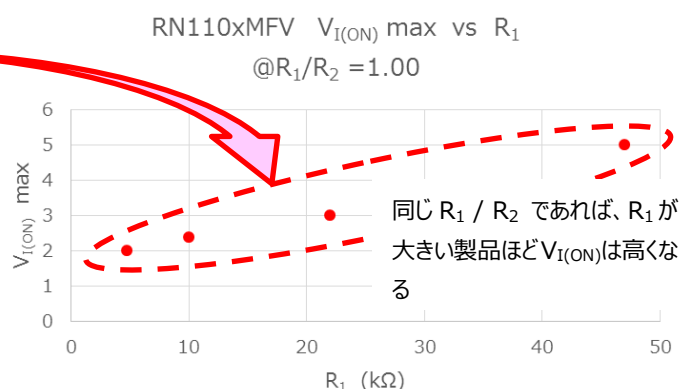
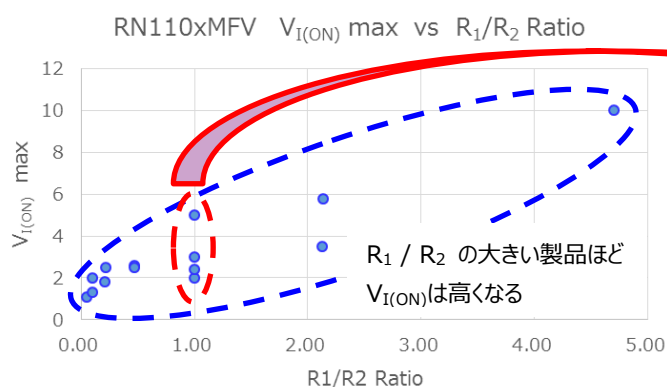
$$V_I = (R_1 + R_2) * V_{be} / R_2 = (R_1 / R_2 + 1) * V_{be}$$

BRT ではオン・オフの電圧を、下記のように定義しています。（ $T_a=25^\circ\text{C}$ ）

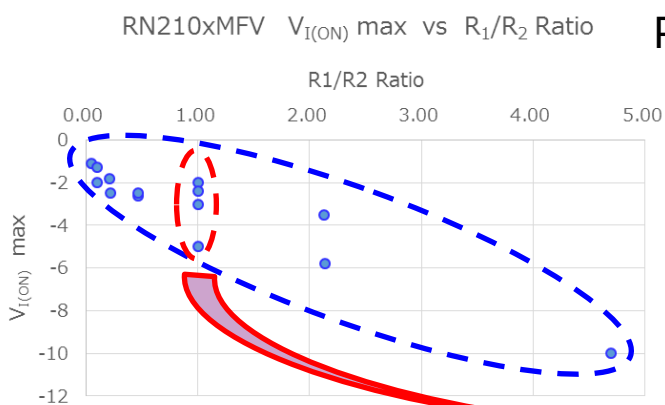
- ・入力オン電圧 $V_{I(ON)}$ ： $V_{CE}=0.2\text{V}$ で規定のコレクタ電流（例： $I_C=5\text{mA}$ ）以上を流すために必要な電圧
- ・入力オフ電圧 $V_{I(OFF)}$ ： $V_{CE}=5\text{V}$ で規定のコレクタ電流（例： $I_C=0.1\text{mA}$ ）以下に抑えるために必要な電圧

既に説明したように BRT は飽和で使用されるため、BJT がオンしてからベースに少数キャリアを蓄積し飽和へ移行します。また、オフ時は蓄積電荷が放出されるまでオフにはなりません。

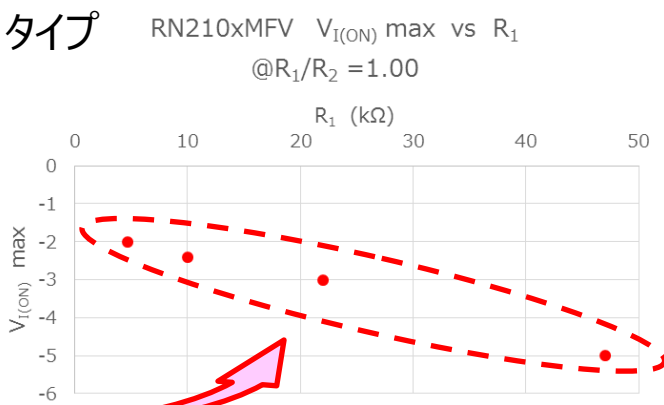
オン時はこの蓄積電荷が R_1 で制約されるため、同じ抵抗比の場合にはこれらの影響を受けます。データシートに記載されている $V_{I(ON)}$ の最大値を以下のグラフに示します。



NPN タイプ



PNP タイプ

図 3-9 $V_{I(ON)}$ に対する内蔵抵抗の影響

3.4. スイッチング時間

BJT のスイッチング時間は図 3-10 に示すように定義されています。

ターンオン (オフ⇒オン) 時間 = Delay time (t_d) + Rise time (t_r)

ターンオフ (オン⇒オフ) 時間 = Storage time (t_{stg}) + Fall time (t_f)

BJT では、オンすると同時にベースに蓄積電荷 Q_B が蓄積されます。BRT などのように飽和領域で使用する場合、オンになった後も過剰な電荷が蓄積され続け、ベース電流 I_B と BJT の持つライフタイム τ_n で決まる値 $\tau_n \cdot I_B$ まで蓄積されます。

オフ時には、このオンになってから過剰に蓄積された電荷が排出されるまでオン状態が t_{stg} の間維持されます。その後 指数関数的に減少していきます。

BRT での測定例を表 3-1 に示します。測定は常温で $V_{CC}=5V$ 、入力電圧を 0V と 5V で切り替えています。負荷抵抗 R_L は 1k Ω になります。スイッチング時間全体を通して、 t_{stg} が最も長く支配的な時間になります。

表 3-1 BRT のスイッチング時間測定例

Type	R_1 (k Ω)	R_2 (k Ω)	t_r (ns)	t_{stg} (μ s)	t_f (μ s)
RN1401	4.7	4.7	38	1.89	0.11
RN1402	10	10	60	2.25	0.13
RN1403	22	22	118	2.41	0.21

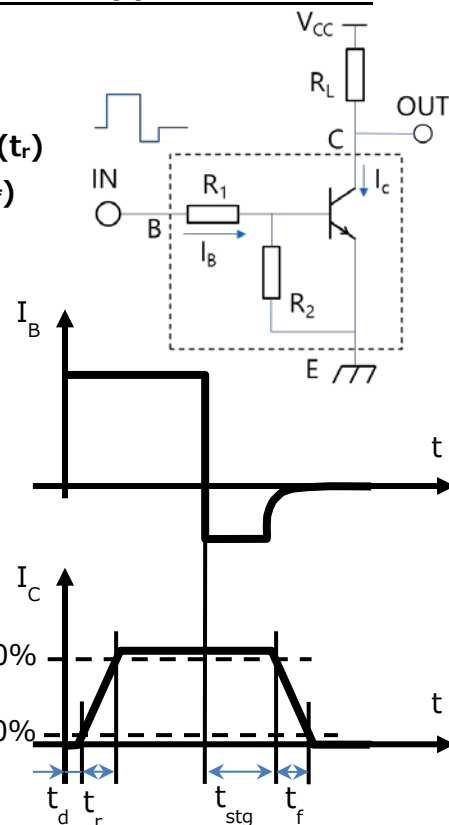


図 3-10 スイッチング時間測定回路・定義

この t_{stg} を短縮するためには、以下の 2 点を考慮する必要があります。

① 可能な限り過剰キャリアの蓄積を少なくする：

BRT オン時の飽和を浅くすることになります。飽和が浅いということは h_{FE} が高いことです。

図 3-11 で考えるとわかりますが、BRT のコレクタ電流は電源電圧 V_{CC} と負荷抵抗 R_L に依存する部分が大きく、 $V_{CE(sat)}$ の寄与は低くなります。従って、 I_B を小さくして h_{FE} を上げて出力電圧に対する影響は少ないと言えます。スイッチング時間を優先する場合、 R_1 の大きな素子の選択することが有利です。

t_{stg} (μ s)	R_1 (k Ω)	R_2 (k Ω)
1.84	47	47
2.81	22	47
3.36	10	47

表 3-2 R_1 の t_{stg} への影響

② 過剰キャリアを素早く放出する：

ベースに蓄積された過剰キャリアは、前段の回路構成によって若干異なりますが、主に R_2 を通って放電されます (R_1 は①に記載したように飽和の深さに大きく影響しています。 R_1 が大きい方が過剰キャリアが少なく放出時間にも有利になります)。従って、 R_2 の小さい素子が適しています。

表 3-3 R_2 の t_{stg} への影響

t_{stg} (μ s)	R_1 (k Ω)	R_2 (k Ω)
1.34	47	22
1.84	47	47
2.25	10	10
3.36	10	47

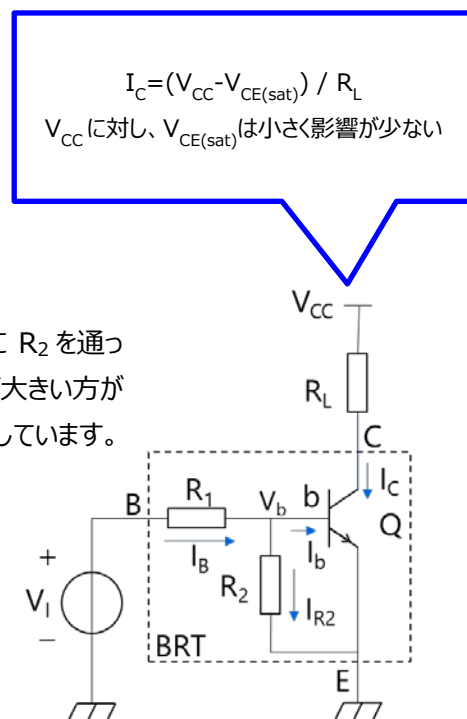


図 3-11 コレクタ電流

4. BRT の種類

表 4-1 にシングル品（1 素子）の製品一覧表を示します。ご覧のように BRT には抵抗の組み合わせが多数あります。これら組合せは、所望の電気的特性を実現するためにラインアップしています。

これ以外に図 4-1 に示す 2 素子入りの 2in1 タイプがあります。

表 4-1 シングル品 製品一覧表

Package Dimensions (unit: mm)											
V _{ce} (V)	I _c (mA)	Resistance	VESM (SOT-723)		SSM (SOT-416)		USM (SOT-323)		S-Mini (SOT-346)		
											
			1.2x1.2		1.6x1.6		2.0x2.1		2.9x2.5		
		R1 (typ.) (kΩ)	R2 (typ.) (kΩ)	NPN	PNP	NPN	PNP	NPN	PNP	NPN	PNP
Part Number											
50	100	4.7	4.7	RN1101MFV #	RN2101MFV #	RN1101 #	RN2101 #	RN1301 #	RN2301 #	RN1401 #	RN2401 #
		10	10	RN1102MFV #	RN2102MFV #	RN1102 #	RN2102 #	RN1302 #	RN2302 #	RN1402 #	RN2402 #
		22	22	RN1103MFV #	RN2103MFV #	RN1103 #	RN2103 #	RN1303 #	RN2303 #	RN1403 #	RN2403 #
		47	47	RN1104MFV #	RN2104MFV #	RN1104 #	RN2104 #	RN1304 #	RN2304 #	RN1404 #	RN2404 #
		2.2	47	RN1105MFV #	RN2105MFV #	RN1105 #	RN2105 #	RN1305 #	RN2305 #	RN1405 #	RN2405 #
		4.7	47	RN1106MFV #	RN2106MFV #	RN1106 #	RN2106 #	RN1306 #	RN2306 #	RN1406 #	RN2406 #
		10	47	RN1107MFV #	RN2107MFV #	RN1107 #	RN2107 #	RN1307 #	RN2307 #	RN1407 #	RN2407 #
		22	47	RN1108MFV #	RN2108MFV #	RN1108 #	RN2108 #	RN1308 #	RN2308 #	RN1408 #	RN2408 #
		47	22	RN1109MFV #	RN2109MFV #	RN1109 #	RN2109 #	RN1309 #	RN2309 #	RN1409 #	RN2409 #
		4.7	∞	RN1110MFV #	RN2110MFV #	RN1110 #	RN2110 #	RN1310 #	RN2310 #	RN1410 #	RN2410 #
		10	∞	RN1111MFV #	RN2111MFV #	RN1111 #	RN2111 #	RN1311 #	RN2311 #	RN1411 #	RN2411 #
		22	∞	RN1112MFV #	RN2112MFV #	RN1112 #	RN2112 #	RN1312 #	RN2312 #	RN1412 #	RN2412 #
		47	∞	RN1113MFV #	RN2113MFV #	RN1113 #	RN2113 #	RN1313 #	RN2313 #	RN1413 #	RN2413 #
		1	10	RN1114MFV #	RN2114MFV #	RN1114 #	RN2114 #	RN1314 #	RN2314 #	RN1414 #	RN2414 #
		2.2	10	RN1115MFV #	RN2115MFV #	RN1115 #	RN2115 #	RN1315 #	RN2315 #	RN1415 #	RN2415 #
		4.7	10	RN1116MFV #	RN2116MFV #	RN1116 #	RN2116 #	RN1316 #	RN2316 #	RN1416 #	RN2416 #
		10	4.7	RN1117MFV #	RN2117MFV #	RN1117 #	RN2117 #	RN1317 #	RN2317 #	RN1417 #	RN2417 #
		47	10	RN1118MFV #	-	RN1118 #	-	RN1318 #	RN2318 #	RN1418 #	RN2418 #
		1	∞	RN1119MFV #	RN2119MFV #	-	-	-	-	-	-
		100	100	RN1130MFV #	RN2130MFV #	-	-	-	-	-	-
		100	∞	RN1131MFV #	RN2131MFV #	-	-	-	-	-	-
		200	∞	RN1132MFV #	RN2132MFV #	-	-	-	-	-	-

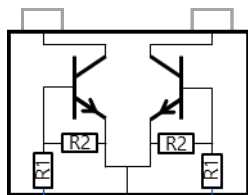
AEC-Q101 qualified

V _{ce} (V)	I _c (mA)	Resistance	SOT23 (SOT-23)		
					
			2.9x2.4		
				NPN	PNP
50	100	R1 (typ.) (kΩ)	R2 (typ.) (kΩ)	Part Number	
		4.7	4.7	TDTC143E	TDTA143E
		10	10	TDTC114E	TDTA114E
		22	22	TDTC124E	TDTA124E
		47	47	TDTC144E	TDTA144E
		2.2	47	TDTC123J	TDTA123J
		4.7	47	TDTC143Z	TDTA143Z
		10	47	TDTC114Y	TDTA114Y

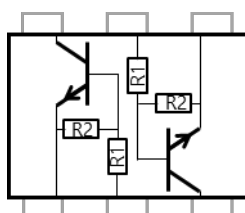
V _{ceo} (V)		I _c (mA)		Resistance		S-Mini (SOT-346)	
							
						2.9x2.5	
							
50 800		R1 (typ.) (kΩ)	R2 (typ.) (kΩ)	NPN	PNP	Part Number	
		1	1	RN1421	RN2421		
		2.2	2.2	RN1422	RN2422		
		4.7	4.7	RN1423	RN2423		
		10	10	RN1424	RN2424		
		0.47	10	RN1425	RN2425		
		1	10	RN1426	RN2426		
		2.2	10	RN1427	RN2427		

2in1 タイプには 5 端子のエミッタコモンタイプ、6 端子の点対称タイプと並行配置タイプがあります。

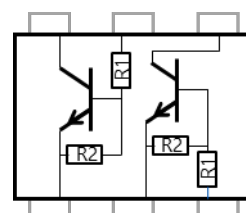
NPN × 2、PNP × 2 の構成が主ですが、並行配置タイプには NPN + PNP の混載タイプもあります。



a) エミッタコモンタイプ



b) 点対称タイプ



c) 並行配置タイプ

図 4-1 2in1 タイプ BRT

5. BRT の選択方法

BRT はスイッチとして使用されることがほとんどです。ここではスイッチで使用することを前提に説明します。考慮しなければならない項目は以下になります。

- ① 前段制御回路との整合（NPN と PNP の選択）
- ② 制御信号で確実に ON/OFF する（“ $V_{I(ON)}$ ”電圧、“ $V_{I(OFF)}$ ”電圧）
- ③ オン時に必要な電圧を得ることができる
（オンしたときにコレクタ・エミッタ間の電圧降下を小さくしたい）
- ④ オンまたはオフへ移行する時間を短く（スイッチングスピードを早くしたい）

上記の内容を NPN BRT を使用した図 5-1 基本回路図（図 2-1 と同じ）を用いて説明します。点線内が BRT になります。制御信号として V_I 、電源電圧を V_{CC} 、負荷を含むプルアップ抵抗を R_L とします。

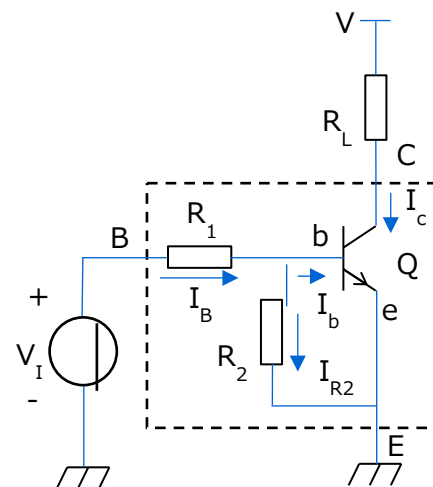


図 5-1 基本回路図

内容の説明はこの章内で行いますが、電気的特性の選択イメージを図 5-2 に示します。

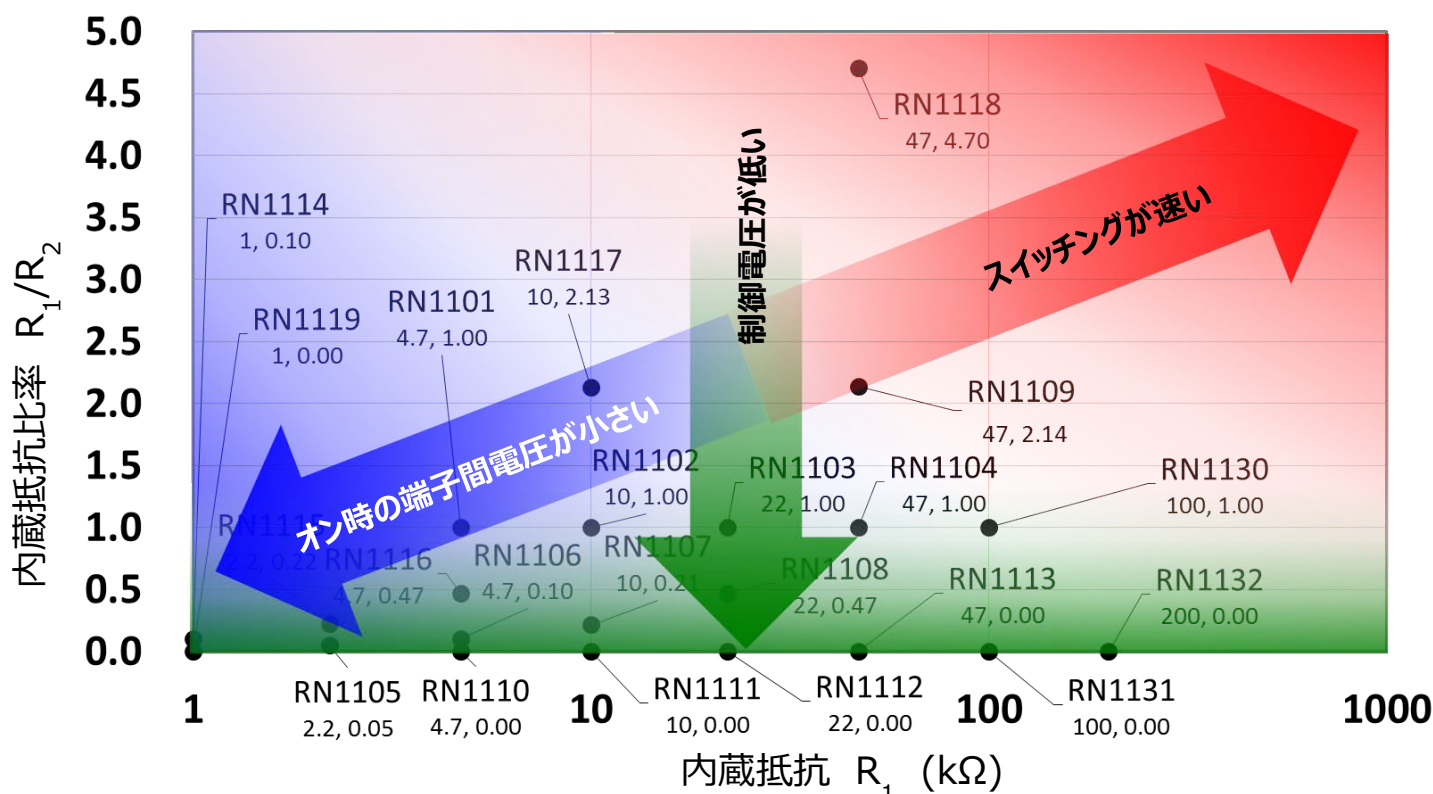


図 5-2 電気的特性選択イメージ

5.1. 前段制御回路との整合（NPN と PNP）

BRT の前段の制御回路によって NPN/PNP を使い分けます。図 5-3 に示すように入力前段の回路が Hi-Z の状態を持つことが良くあります。このときプルダウンになっているのであれば NPN タイプ、プルアップであれば PNP タイプを使用します。この選択を図 5-4 のように誤ると前段の出力がハイインピーダンスのとき、プルアップ抵抗と BRT の内蔵抵抗による中間電位により誤動作する可能性があります。

図 5-5 のように複数の BRT を並列に接続する場合、NPN と PNP を混在させると各々の内蔵抵抗により中間電位が発生し誤動作します。

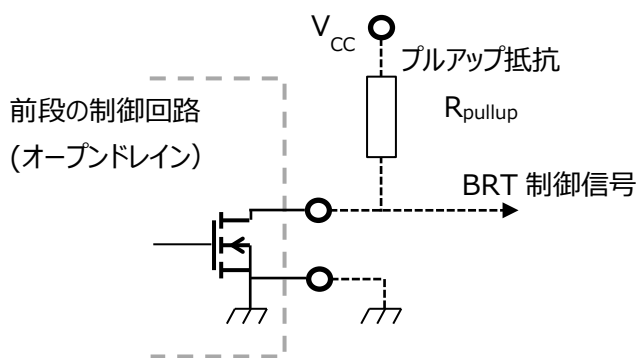


図 5-3 Hi-Z の状態のある前段制御回路例

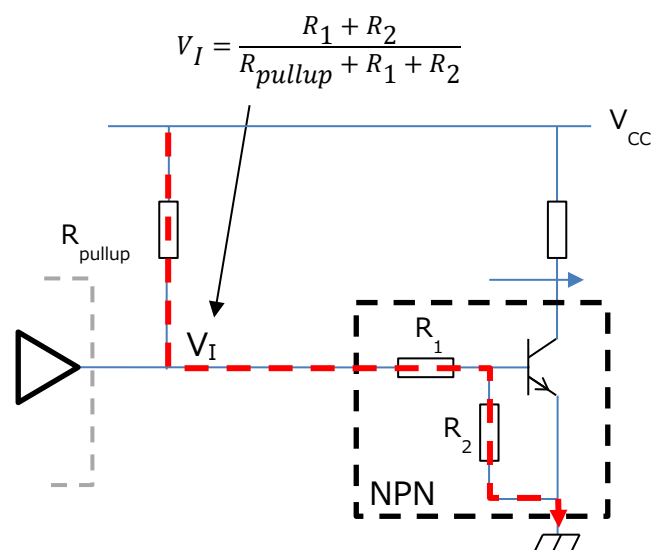


図 5-4 前段の回路がプルアップ

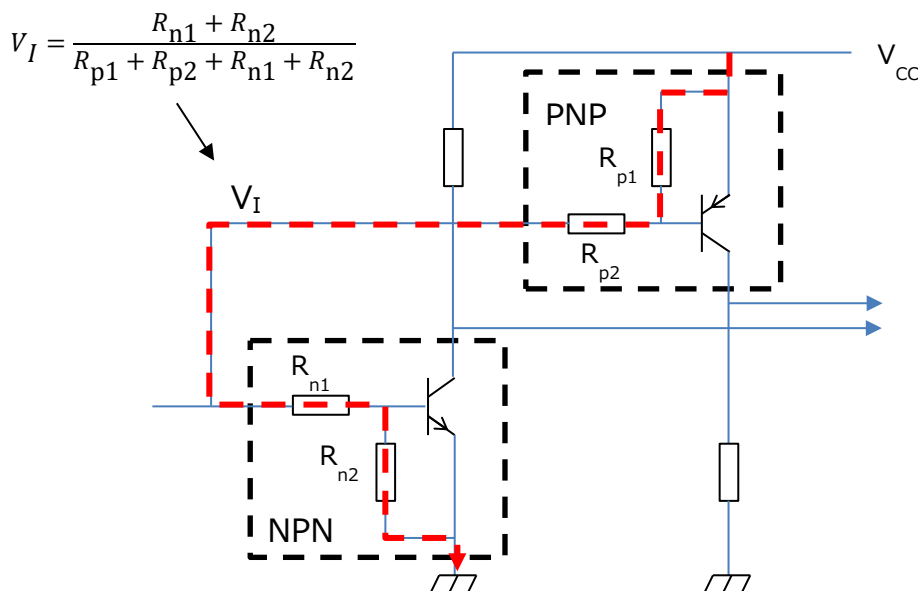


図 5-5 並列に NPN と PNP を接続

5.2. 制御信号で確実にオン/オフする

オンに対しては $V_{I(ON)}$ 、オフに対しては $V_{I(OFF)}$ を 25℃での規格としてデータシートに規定しています。設計時に制御電圧 V_I の“H”電圧が $V_{I(ON)}$ の Max 電圧より高く、また “L”電圧が $V_{I(OFF)}$ の Min 電圧より低くなるように製品選択する必要があります。ご使用の環境に合わせて余裕を持った設計をしてください。

内蔵抵抗による傾向を “ 3.3. 制御電圧 ” に記載しています。参考にしてください。

- R_1 / R_2 の大きい製品ほど $V_{I(ON)}$ は高くなる
- 同じ R_1 / R_2 であれば、 R_1 が大きい製品ほど $V_{I(ON)}$ は高くなる

5.3. オン時に必要な出力電圧を得ることができる

(オンしたときにコレクタ・エミッタ間の電圧降下を小さくしたい)

NPN の BJT の場合、飽和領域でオンすることにより、外部抵抗 R_L とコレクタ電流 I_C によりコレクタの電圧が降下し GND レベルになります。ただし実際には、コレクタと GND (エミッタ) 間には $V_{CE(sat)}$ とされる電圧があります。この電圧はベース電流 I_B を増加させることによりある程度低減できます。

V_I を入力したときに I_b は以下のように表せます。また I_b が大きくなる条件は、以下の 2 点になります。

$$I_b = I_B - I_{R2} = (V_I - V_{be}) / R_1 - V_{be} / R_2$$

- R_1 が小さい
- R_2 が大きい

これらの条件にあった製品を選択することにより同一の入力電圧 V_I でより多くのベース電流を流し込むことが可能になります。入力電圧の詳細については、“ 3.1. オン時のスイッチ端子間電圧 ($V_{CE(sat)}$) ” をご参照ください

5.4. オンまたはオフへ移行する時間を短くする

(スイッチングスピードを早くしたい)

スイッチングスピードの支配的時間はストレージタイム(t_{stg})になります。ベースに蓄積された電荷が要因です。従って、電荷の蓄積を小さくすることと電荷の放電を早くすることが早くする方法になります。以下の 2 点を考慮して選択してください。詳細については“ 3.4. スwitchング時間 ”を参照ください。“ 5.3. ” 記載の逆の内容になります。

- 必要以上に飽和を深くしない $\Rightarrow R_1$ が大きい
- 過剰キャリアの放出経路のインピーダンスを低くする $\Rightarrow R_2$ が小さい

基本的に R_2 が放電の主経路になりますので、 R_2 の低い製品を選択します。但し、過剰キャリアはベース内でのキャリアの再結合によっても減少します。放電による時間短縮には限界があります。

6. BRT の許容損失計算

増幅器などに使用される BJT では電流増幅率 h_{FE} が高い状態で使用されるためコレクタ損失 ($V_{CE} * I_C$) が支配的な損失となりますが、BRT の場合 h_{FE} は 10~20 程度で使用されることが多くその他の損失が無視できなくなります。つまり、許容損失は内蔵 BJT Q と内蔵抵抗 R_1 R_2 で発生する損失（消費される電力）の合計を考えなくてはなりません。

以下に簡易計算の例を示します。ご覧になるとわかりますが、この場合、内蔵抵抗 R_1 での損失が最も大きくなります。

計算の条件として、BRT は RN1402 ($R_1=R_2=10k\Omega$)、入力電圧 $V_I=10V$ 、コレクタ・エミッタ間電圧 $V_{CE}=0.2V$ 、ベース・エミッタ間電圧 $V_{be}=0.7V$ 、動作時の内蔵 BJT Q の電流増幅率 $h_{FE}=10$ で考えます。

図 6-1 の点線内が BRT になりますので、この点線内の各電流を求めます。

$$I_B = (V_I - V_{be}) / R_1 = (10V - 0.7V) / 10k\Omega = 0.93mA$$

$$I_{R2} = V_{be} / R_2 = 0.7V / 10k\Omega = 0.07mA$$

$$I_b = I_B - I_{R2} = 0.93mA - 0.07mA = 0.86mA$$

$$I_C = I_b * h_{FE} = 0.86mA * 10 = 8.60mA$$

R_1 での損失を P_{R1} 、 R_2 での損失を P_{R2} 、BJT のコレクタ・エミッタ間の損失を P_{CE} 、ベース・エミッタ間での損失を P_{be} とすると、各部での損失は

$$R_1 : P_{R1} = (V_I - V_{be}) * I_{R1} = (10V - 0.7V) * 0.93mA = 8.65 mW$$

$$R_2 : P_{R2} = V_{be} * I_{R2} = 0.7V * 0.07mA = 0.05 mW$$

$$V_{CE} : P_{CE} = V_{CE} * I_C = 0.2V * 8.6mA = 1.72 mW$$

$$V_{be} : P_{be} = V_{be} * I_b = 0.7V * 0.86mA = 0.60 mW$$

従って、BRT での損失 P は 以下になります。

$$P = P_{R1} + P_{R2} + P_{CE} + P_{be} = 11.02 mW$$

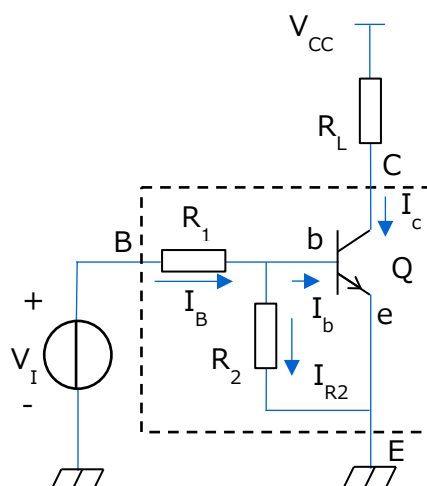


図 6-1 基本回路

7. 応用回路例

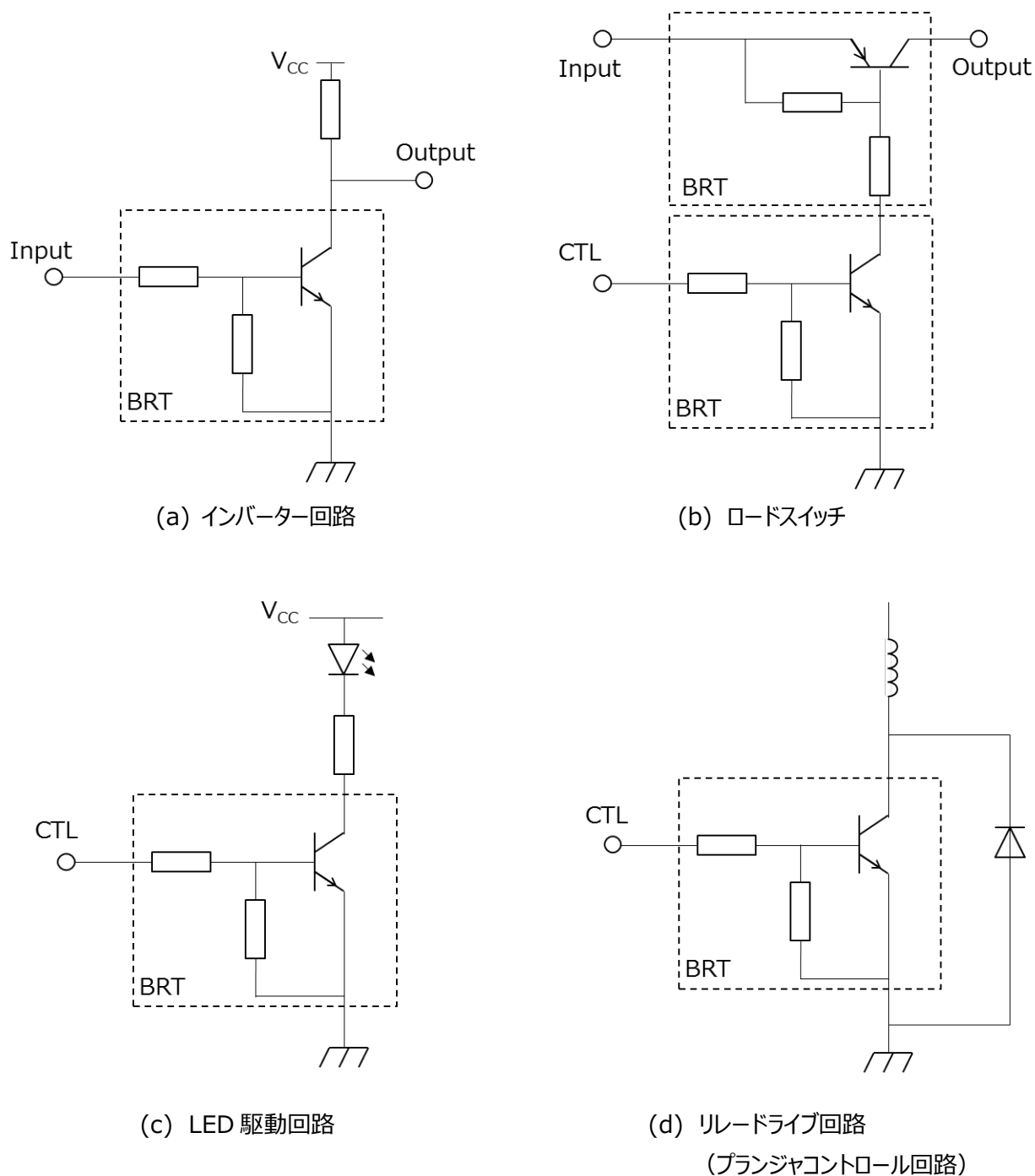


図 7-1 BRT 応用回路例

抵抗内蔵型トランジスターの製品ラインナップはこちらから → [Click Here](#)

8. 関連リンク

- 製品のラインアップ（カタログ）

[Click](#)

- 製品のラインアップ（パラメトリックサーチ）

[Click](#)

- オンラインディストリビュータご購入、在庫検索

nnp

pnp

複合



TDT



- 抵抗内蔵型トランジスター（BRT）の FAQ

[Click](#)

- アプリケーションノート

[Click](#)

製品取り扱い上のお願い

株式会社東芝およびその子会社ならびに関係会社を以下「当社」といいます。
本資料に掲載されているハードウェア、ソフトウェアおよびシステムを以下「本製品」といいます。

- 本製品に関する情報等、本資料の掲載内容は、技術の進歩などにより予告なしに変更されることがあります。
- 文書による当社の事前の承諾なしに本資料の転載複製を禁じます。また、文書による当社の事前の承諾を得て本資料を転載複製する場合でも、記載内容に一切変更を加えたり、削除したりしないでください。
- 当社は品質、信頼性の向上に努めていますが、半導体・ストレージ製品は一般に誤作動または故障する場合があります。本製品をご使用頂く場合は、本製品の誤作動や故障により生命・身体・財産が侵害されることのないように、お客様の責任において、お客様のハードウェア・ソフトウェア・システムに必要な安全設計を行うことをお願いします。なお、設計および使用に際しては、本製品に関する最新の情報（本資料、仕様書、データシート、アプリケーションノート、半導体信頼性ハンドブックなど）および本製品が使用される機器の取扱説明書、操作説明書などをご確認の上、これに従ってください。また、上記資料などに記載の製品データ、図、表などに示す技術的な内容、プログラム、アルゴリズムその他応用回路例などの情報を使用する場合は、お客様の製品単独およびシステム全体で十分に評価し、お客様の責任において適用可否を判断してください。
- 本製品は、特別に高い品質・信頼性が要求され、またはその故障や誤作動が生命・身体に危害を及ぼす恐れ、膨大な財産損害を引き起こす恐れ、もしくは社会に深刻な影響を及ぼす恐れのある機器（以下“特定用途”という）に使用されることは意図されていませんし、保証もされていません。特定用途には原子力関連機器、航空・宇宙機器、医療機器（ヘルスケア除く）、車載・輸送機器、列車・船舶機器、交通信号機器、燃焼・爆発制御機器、各種安全関連機器、昇降機器、発電関連機器などが含まれますが、本資料に個別に記載する用途は除きます。特定用途に使用された場合には、当社は一切の責任を負いません。なお、詳細は当社営業窓口まで、または当社 Web サイトのお問い合わせフォームからお問い合わせください。
- 本製品を分解、解析、リバースエンジニアリング、改造、改変、翻案、複製等しないでください。
- 本製品を、国内外の法令、規則および命令により、製造、使用、販売を禁止されている製品に使用することはできません。
- 本資料に掲載してある技術情報は、製品の代表的動作・応用を説明するためのもので、その使用に際して当社および第三者の知的財産権その他の権利に対する保証または実施権の許諾を行うものではありません。
- 別途、書面による契約またはお客様と当社が合意した仕様書がない限り、当社は、本製品および技術情報に関して、明示的にも黙示的にも一切の保証（機能動作の保証、商品性の保証、特定目的への合致の保証、情報の正確性の保証、第三者の権利の非侵害保証を含むがこれに限らない。）をしておりません。
- 本製品、または本資料に掲載されている技術情報を、大量破壊兵器の開発等の目的、軍事利用の目的、あるいはその他軍事用途の目的で使用しないでください。また、輸出に際しては、「外国為替および外国貿易法」、「米国輸出管理規則」等、適用ある輸出関連法令を遵守し、それらの定めるところにより必要な手続を行ってください。
- 本製品の RoHS 適合性など、詳細につきましては製品個別に必ず当社営業窓口までお問い合わせください。本製品のご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用ある環境関連法令を十分調査の上、かかる法令に適合するようにご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関して、当社は一切の責任を負いかねます。

東芝デバイス&ストレージ株式会社<https://toshiba.semicon-storage.com/jp/>