

48V バス電圧対応ハーフブリッジ型 DC-DC コンバーターの効率評価

48V 入力、1.2V 出力 DC-DC コンバーターに最適な
東芝 UMOS-IX-H シリーズ パワー-MOSFET のご提案

概要

近年の著しい情報処理や通信技術の進歩により、日常的に処理される情報量が飛躍的に増加しデータセンターの増設・新設が繰り返されています。それに伴い全データセンターが消費する電力も増大し、その電力削減が喫緊の課題となっています。近年データセンター内サーバーへの電力供給効率を向上させる一方策としてサーバーラック内のバス電圧を 48V 化することが検討されており、OCP (Open Compute Project) から提案されています。これは、商用 AC 電源から AC-DC コンバーターを介して生成された DC12V をサーバーラック内へ供給する従来の方式 (12V バス方式) に対し、DC48V をサーバーラック内へ供給する方式 (48V バス方式) です。電源ラインによる電力損失は抵抗成分 (R) と通電電流 (I) で決まる損失 (I^2R) であり、電流が小さい程損失は低くなります。ここで、12V バス方式と 48V バス方式で同じ電力をサーバーラック内へ供給する際の電力損失を考えると、48V バス方式の通電電流は 12V 方式の 1/4 となります。また、電源ラインの抵抗成分が同等とすると電力損失は 1/16 となり、48V バス方式は大幅に損失低減が可能です。当社では、このトレンドに対応した 48V バス電圧から 1.2V を高効率に生成するハーフブリッジ型 DC-DC コンバーターのリファレンスデザインを提案しています。リファレンスデザインに実装されたスイッチング素子には、DC-DC コンバーターに最適な当社最新世代の小型面実装パワー-MOSFET を採用し、小型 (160mm x 100mm) で高効率 (最大 91%) を実現しました。

本アプリケーションノートでは、リファレンスデザインに採用したハーフブリッジ型 DC-DC コンバーターの基本動作およびスイッチング素子の損失について解説後、実装スイッチング素子を載せ替えた場合の効率への影響を確認します。

目次

概要	1
目次	2
1. 48V バス電圧対応ハーフブリッジ型 DC-DC コンバーター	4
1.1. 48V バス電圧対応ハーフブリッジ型 DC-DC コンバーターの回路図および注意点	5
1.2. 48V バス電圧対応ハーフブリッジ方式 DC-DC コンバーターの動作波形	6
2. DC-DC コンバーターの電力損失	8
2.1. スイッチング素子の損失指標と損失算出方法	8
2.2. 電力損失の負荷依存	10
3. 効率評価素子	11
3.1. 比較対象スイッチング素子一覧	11
4. 実機評価結果	12
4.1. 48 バス電圧対応ハーフブリッジ方式 DC-DC コンバーター入出力特性評価結果	13
4.2. 一次側スイッチング素子が電力変換効率に及ぼす影響	14
4.3. 二次側スイッチング素子が電力変換効率に及ぼす影響	15
4.4. 結論	16
5. アプリケーションサポート	16
記載内容の留意点	16
製品取り扱い上のお願い	17

図目次

図 1.1	DC-DC コンバーター外観	4
図 1.2	ハーフブリッジ型 DC-DC コンバーター回路	5
図 1.3	評価基板出力側同期整流 MOSFET 周辺の実回路図	5
図 1.4	ハーフブリッジ型 DC-DC コンバーター回路動作モード	6
図 1.5	ハーフブリッジ型 DC-DC コンバーター回路動作波形	7
図 2.1	降圧型 DC-DC コンバーターの回路図と主な損失要因	9
図 2.2	降圧型 DC-DC コンバーターの MOSFET 動作波形	9
図 2.3	PWM 制御回路とデューティ比制御動作原理	10
図 2.4	降圧型 DC-DC コンバーターの一次側 MOSFET スイッチングタイミング負荷依存	10
図 3.1	U-MOSⅧ／Ⅸ／Ⅹ-H 製品ラインアップ範囲	11
図 4.1	効率評価時の計測機器接続方法	12
図 4.2	DC-DC コンバーター入出力基本特性	13
図 4.3	一次側 MOSFET による効率影響およびスイッチング素子温度の負荷依存	14
図 4.4	二次側 MOSFET による効率影響およびスイッチング素子温度の負荷依存	15

表目次

表 1.1	DC-DC コンバーター仕様	4
表 3.1	各 MOSFET の主な仕様	11

1. 48V バス電圧対応ハーフブリッジ型 DC-DC コンバーター

本アプリケーションノートで使用される48Vバス電圧対応ハーフブリッジ型DC-DCコンバーターの入力電圧範囲はOCP (Open Compute Project) が提唱する48Vバス方式サーバーのバス電圧範囲DC40~59.5Vに準拠し、48Vバスラインから1.2Vを直接供給可能です。48Vバス方式に対応したサーバー基板上の負荷を対象にしていますが、他にも48V電源が供給されている通信関連機器をはじめ、48Vバッテリーに接続された産業用機器や、その他様々な用途への応用が可能です。以下に本DC-DCコンバーターの外観と主な仕様を示します。

ここでは、本DC-DCコンバーターで採用しているハーフブリッジ方式の基本的な動作原理について説明します。



図 1.1 DC-DC コンバーター外観

表 1.1 DC-DC コンバーター仕様

パラメータ	条件	最小	標準	最大	単位
入力特性					
入力電圧		40	54.5	59.5	V
入力電流	$V_{in} = 54.5 \text{ V}$, $I_{out} = 100 \text{ A}$			2.8	A
出力特性					
出力電圧		1.18	1.2	1.22	V
出力電流	$V_{in} = 48\text{V}$			100	A
出力電力	$V_{in} = 48\text{V}$			120	W
出力リップル電圧				10	mV
スイッチング周波数			302		kHz

1.1. 48V バス電圧対応ハーフブリッジ型 DC-DC コンバーターの回路図および注意点

図 1.2 は本評価で使用する DC-DC コンバーターの回路図です。トランス T_1 を境に入力側(一次側)には DC 入力を分圧する二つのコンデンサ C_1 、 C_2 と二つのスイッチング素子 TR_1 、 TR_2 、出力側(二次側)には同期整流を目的とする二つのスイッチング素子 TR_3 、 TR_4 およびインダクタンス L_1 とコンデンサ C_3 からなる出力平滑フィルタ回路で構成されています。ハーフブリッジ型 DC-DC コンバーターはトランスの巻き線が一つでトランスの利用効率が高く、 C_1 、 C_2 によって直流励磁しにくいことに加え、トランスに掛かる電圧が入力電圧の半分と低いいため、スイッチング素子に耐圧が低い MOSFET が使えるというメリットがあります。但し、スイッチング素子のゲート駆動では、次の点に注意する必要があります。

- ◆ 上側アーム(TR_1)のソースが下側アーム(TR_2)の動作によって変動するため、上側アーム(TR_1)の駆動には V_i やローサイド駆動電源と基準電位を別にした専用駆動回路を使用しなければなりません。
- ◆ 上下のアームは同時にオンしてはならず、デッドタイムを設ける必要があります。

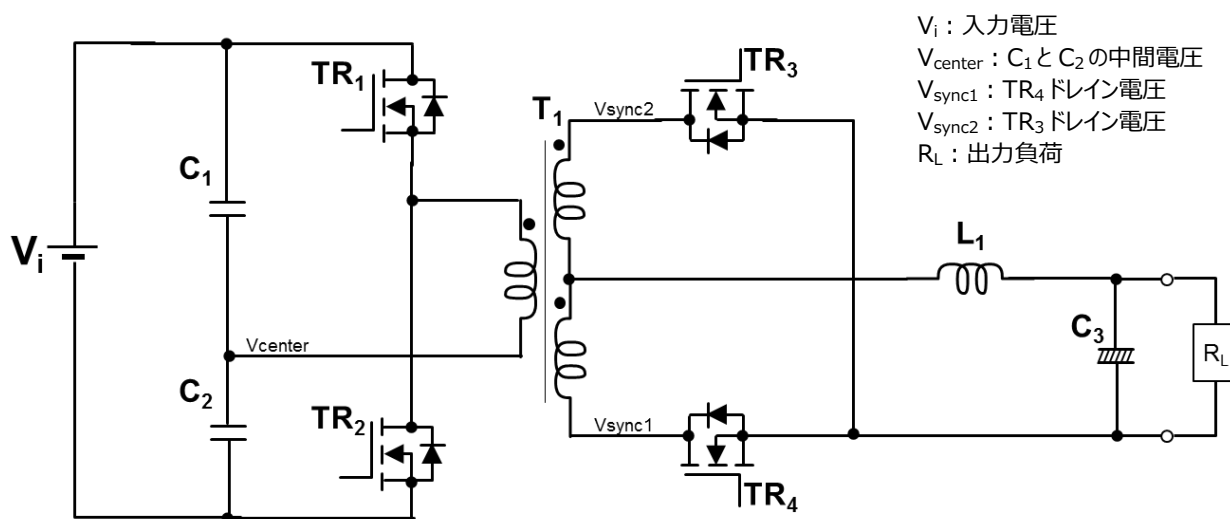


図 1.2 ハーフブリッジ型 DC-DC コンバーター回路

図 1.3 に 2 次側 MOSFET の詳細な回路図を示します。Q5 と Q6 は図 1.2 の TR_3 、Q7 と Q8 は TR_4 に対応します。

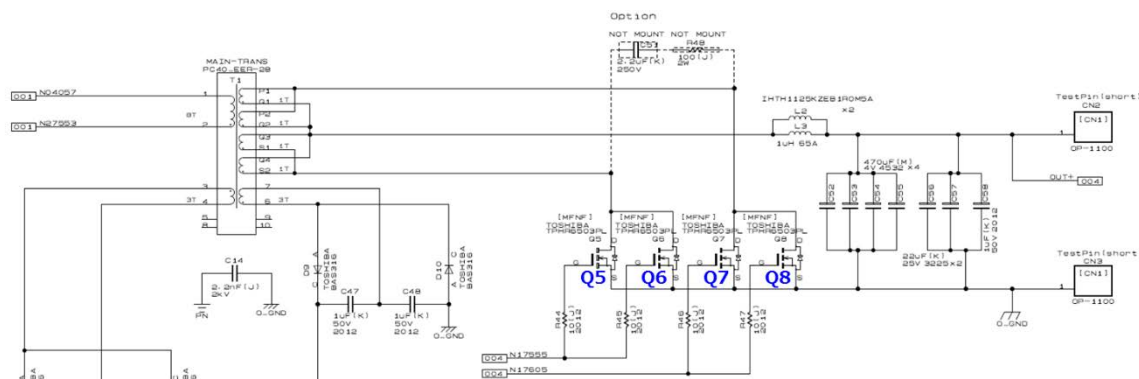


図 1.3 評価基板出力側同期整流 MOSFET 周辺の実回路図

1.2. 48V バス電圧対応ハーフブリッジ方式 DC-DC コンバーターの動作波形

スイッチング素子 TR_1 と TR_2 のオンとオフのタイミングとそれに同期してオン/オフする TR_3 と TR_4 はそれぞれ 4 つの動作モードがあります。図 1.4 に各動作モード時の電流経路、図 1.5 に各スイッチング素子と L_1 の動作波形を示します。

・動作モード①： TR_1 と TR_4 がオン、 TR_2 と TR_3 がオフ

図 1.4(a)の点線矢印の通り、 TR_1 がオンしているため電流は TR_1 を通った後、 T_1 の一次側を経由して C_2 へ流れこみ、 C_2 を充電します。ここでトランス T_1 を通して一次側から二次側へエネルギーが伝搬されオン状態の TR_4 と L_1 を経由して C_3 を充電します。

・動作モード②： TR_1 、 TR_2 がオフ、 TR_4 がオン、 TR_3 がオフからオン

図 1.5 に示す通り、 TR_1 がオフするタイミングで TR_3 がオンになります。従って、図 1.4(b)の通り、 TR_1 と TR_2 が両方ともオフのため一次側は電流が流れませんが二次側では L_1 に蓄えられたエネルギーによって点線矢印の経路で電流が流れます。

・動作モード③： TR_2 と TR_3 がオン、 TR_1 と TR_4 がオフ

図 1.4(c)の点線矢印の通り、電流は C_1 から T_1 の一次側を通り、オン状態の TR_2 を経由して流れます。ここでトランス T_1 を通して一次側から二次側へエネルギーが伝搬されますが、動作モード 1 とは逆向きにオン状態の TR_3 からトランスの二次側を経由して L_1 に流れ込み C_3 を充電します。

・動作モード④： TR_1 、 TR_2 がオフ、 TR_3 がオン、 TR_4 がオフからオン

図 1.5 に示す通り、 TR_2 がオフするタイミングで TR_4 がオンになります。従って、図 1.4(d)の通り、 TR_1 と TR_2 が両方ともオフのため一次側は電流が流れませんが二次側では L_1 に蓄えられたエネルギーによって点線矢印の経路で電流が流れます。

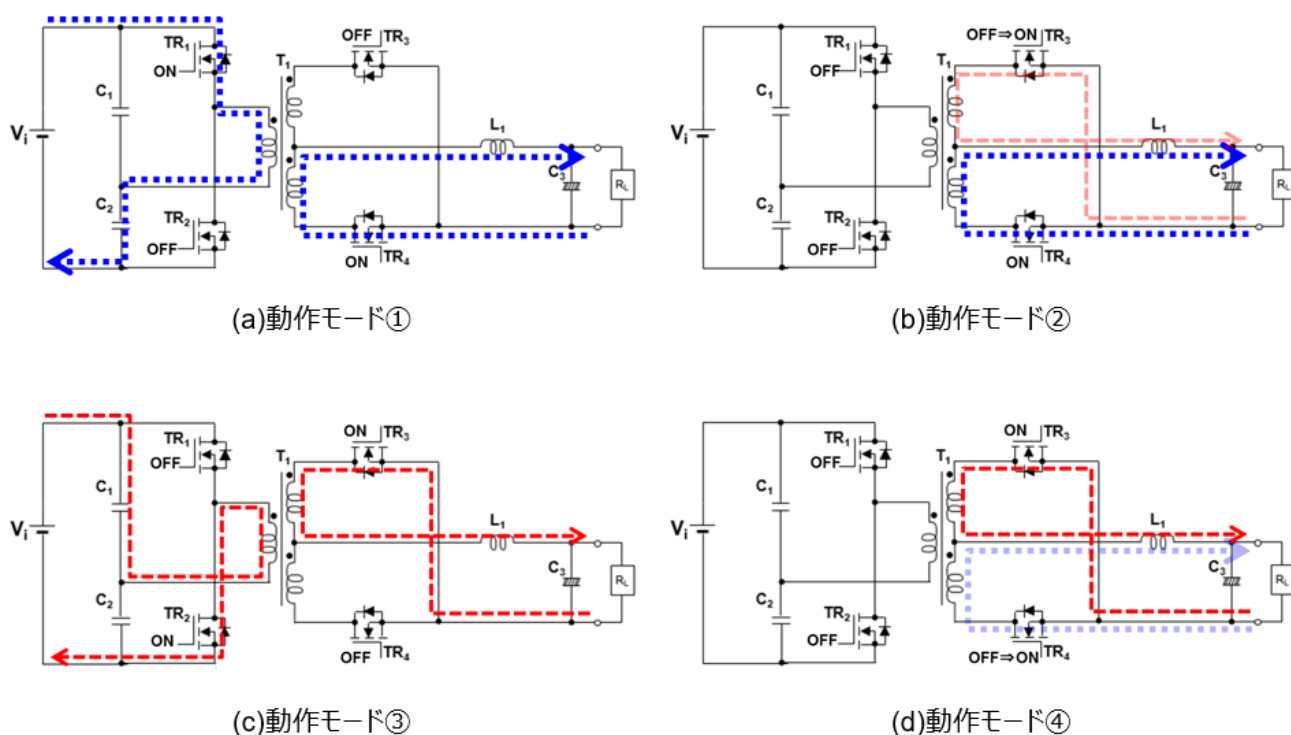


図 1.4 ハーフブリッジ型 DC-DC コンバーター回路動作モード

下図はハーフブリッジ型 DC-DC コンバーター回路の動作波形です。図 1.4 に示します動作モード①～④に対してスイッチング素子 $TR_1 \sim TR_4$ のゲート電圧 (V_G)、容量 C_1 と C_2 の midpoint 電位 V_{center} 、 TR_4 のドレイン電圧 V_{sync1} 、 TR_3 のドレイン電圧 V_{sync2} 、インダクタンス L_1 の電圧 V_{L1} と電流 I_{L1} および $TR_1 \sim TR_4$ のドレイン電流 (I_D) を記しました。 TR_3 と TR_4 はソースからドレインに電流が流れるため、電流値としてはマイナスの値で表現されています。

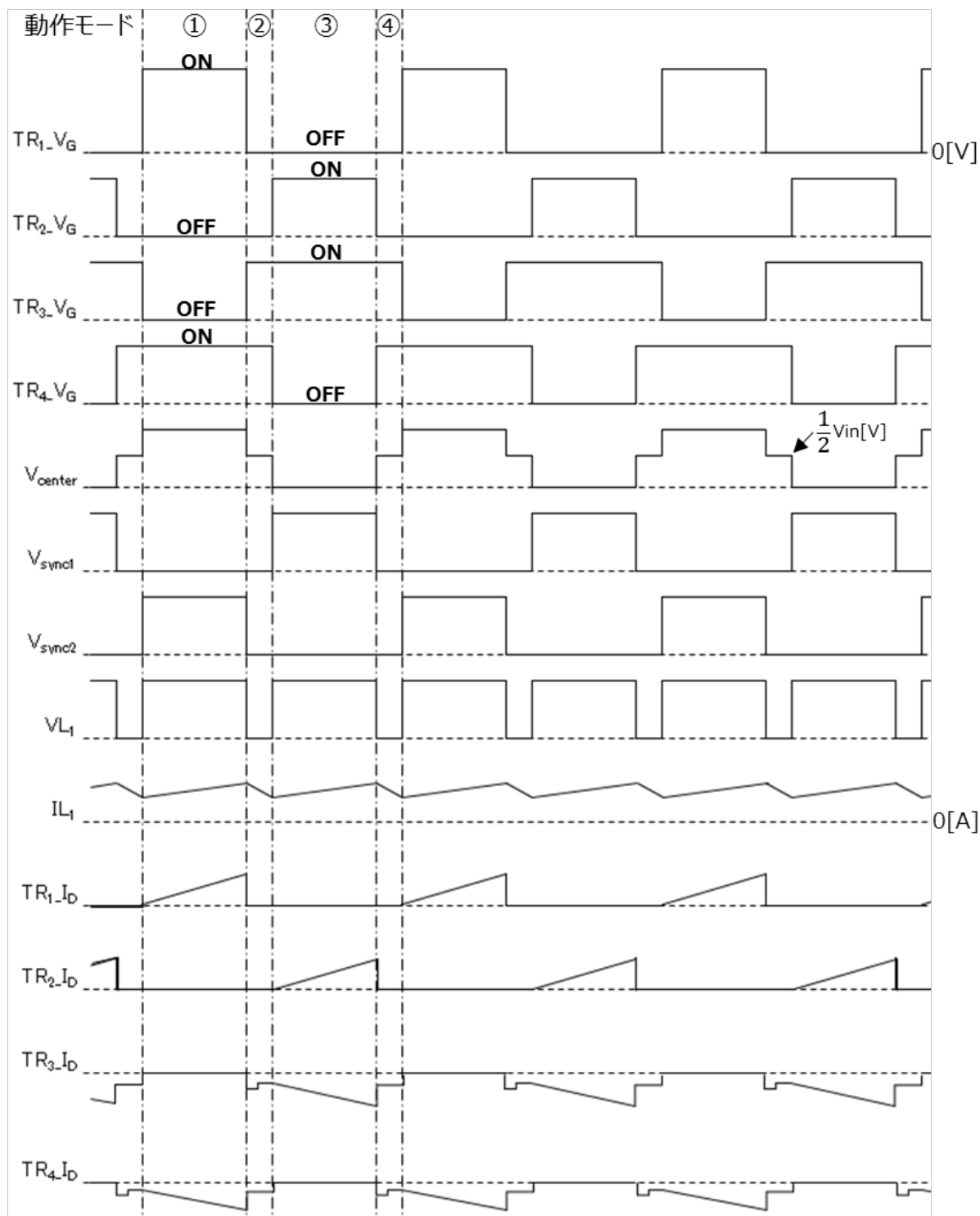


図 1.5 ハーフブリッジ型 DC-DC コンバーター回路動作波形

2. DC-DC コンバーターの電力損失

降圧型 DC-DC コンバーターの損失は電流が流れる経路で発生します。発生する損失の中では、一般にスイッチング動作を行う MOSFET による損失が最も大きく、次に大きいのは出力側に配置されるインダクタンスで発生する損失です。DC-DC コンバーターを設計する段階では主に図 1.2 に示すトランスを境に入力側(一次側)の TR₁と TR₂、出力側(二次側)の TR₃と TR₄の損失およびインダクタンスの損失を見積る必要があります。MOSFET は定常電流による損失(導通損失)の他にスイッチング損失、ゲートドライブ損失、出力容量損失、ダイオード逆回復損失が発生します。

2.1. スwitchング素子の損失指標と損失算出方法

ここでは説明を簡単にするためハーフブリッジ型 DC-DC コンバーターの代わりに二つの MOSFET で構成される一般的な降圧型 DC-DC コンバーターを使います。図 2.1、図 2.2 に回路図と主な損失要因ならびに MOSFET 動作波形を示します。ハーフブリッジ型 DC-DC コンバーターの損失を考える場合は、図 2.1 の High-side MOSFET を図 1.2 の一次側 MOSFET とし、図 2.1 の Low-side MOSFET を図 1.2 の二次側 MOSFET としてください。

導通損失(P_C)は t_{ON} 区間と t_{OFF} 区間で計算します。本回路では、High-side の MOSFET がオンの時、Low-side の MOSFET はオフとなり、各 MOSFET を流れるドレイン電流(I_{DS})と MOSFET のオン抵抗($R_{DS(ON)}$)およびスイッチング動作の通電デューティ比($d.c = t_{ON}/T$: $d.c$ は duty cycle、 T はスイッチング動作 1 周期期間)から算出されます。各 MOSFET の導通損失は次式で求められます。

$$\begin{array}{ll} \text{High-side MOSFET} & P_{C_H} = I_{DS}^2 \times R_{DS(ON)} \times d.c \quad [W] \text{ 但し、} d.c \text{ では } t_{ON_H} \text{ と } T_H \text{ を使用} \\ \text{Low-side MOSFET} & P_{C_L} = I_{DS}^2 \times R_{DS(ON)} \times d.c \quad [W] \text{ 但し、} d.c \text{ では } t_{ON_L} \text{ と } T_L \text{ を使用} \end{array}$$

スイッチング損失(P_{SW})は t_r 区間と t_f 区間で計算します。High-side と Low-side の MOSFET が交互にオン・オフする切り替え遷移中に損失が発生します。三角形の面積を求める式がスイッチング切り替え遷移中の電力損失の計算に似ているため、単純な図形計算で近似して算出します。スイッチング損失はスイッチング周波数(f_{SW})に比例して増加し、スイッチング周波数、ドレイン電流(I_{DS})、ドレイン・ソース間電圧(V_{DS})、スイッチング動作 1 周期に対するオン期間(t_{ON})の乗算で算出されます。High-side MOSFET のスイッチング損失は次式で求められますが、Low-side MOSFET はボディー・ダイオードが導通している間にゲートがターン・オンし、次にゲートがターン・オフすると I_{DS} がボディー・ダイオードを通して同じ方向に流れ続けるためドレイン電圧は低電圧にとどまりスイッチング損失はごく僅かとなります。

$$\text{High-side MOSFET} \quad P_{SW_H} = 1/2 \times I_{DS} \times V_{DS} \times (t_{r_H} + t_{f_H}) \times f_{SW} [W]$$

ゲートドライブ損失(P_G)は MOSFET のゲートの充電に起因する電力損失です。本損失は High-side および Low-side MOSFET のゲート容量に依存し、スイッチング周波数(f_{SW})、 V_{GS} におけるゲート電荷量(Q_g)、ゲート電圧(V_{GS})から算出されます。ゲートドライブ損失は次式で求められます。

$$P_G = (Q_{g_H} + Q_{g_L}) \times V_{GS} \times f_{SW} [W]$$

但し、 Q_{g_H} と Q_{g_L} は High-side MOSFET の電荷量と Low-side MOSFET の電荷量を示します。

出力容量損失(P_{QOSS})は MOSFET のスイッチング動作で High-side および Low-side MOSFET の出力容量(C_{OSS})を充電するために生じる損失です。スイッチング周波数(f_{SW})、ドレイン・ソース間の電荷量(Q_{OSS})、ドレイン・ソース間電圧(V_{DS})を使用し単純な図形計算で近似し、次式で求められます。

$$P_{QOSS} = (Q_{OSS_H} + Q_{OSS_L}) \times V_{DS} \times f_{SW} [W]$$

但し、 Q_{OSS_H} は High-side MOSFET のドレイン・ソース間電荷量、 Q_{OSS_L} は Low-side MOSFET のドレイン・ソース間電荷量を示します。 Q_{OSS} は次式で計算することができ、 $C(v)$ は V_{DS} 依存性のある出力容量 C_{OSS} の関数です。

$$Q_{OSS} = \int_0^{V_{DS}} C(v) dv$$

High-side MOSFET がオンすると順方向にバイアスされている Low-side MOSFET のボディ・ダイオードが逆バイアスへ遷移します。この遷移過程においてボディ・ダイオード内の残存キャリアがはき出され、逆バイアス状態に回復する過程で逆回復損失(P_{DIODE})が生じます。この損失はスイッチング周波数(f_{SW})、ドレイン・ソース間電圧(V_{DS})、ダイオードの逆回復電流(I_{rr})と逆回復時間(t_{rr})から算出され、次式で求められます。

$$P_{DIODE} = 1/2 \times V_{DS} \times I_{rr} \times t_{rr} \times f_{SW} [W]$$

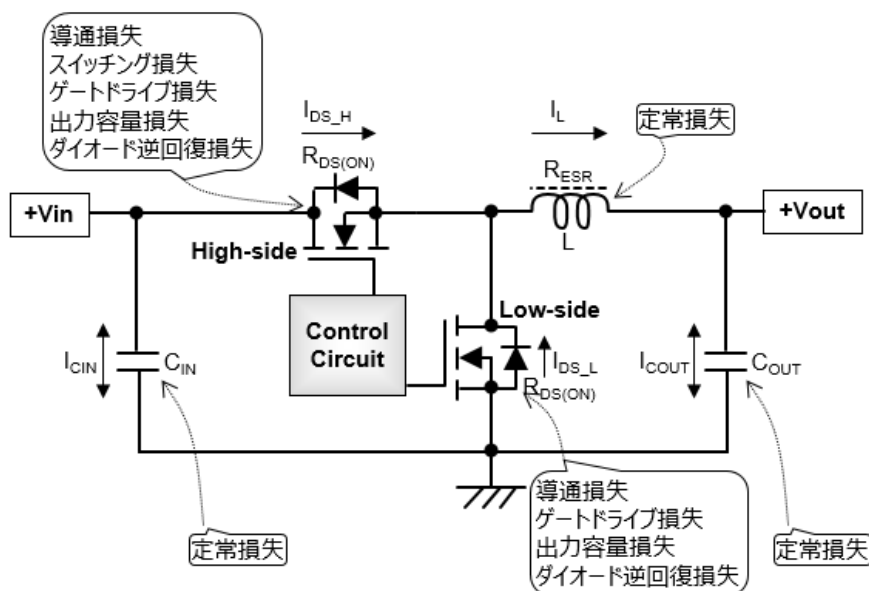


図 2.1 降圧型 DC-DC コンバーターの回路図と主な損失要因

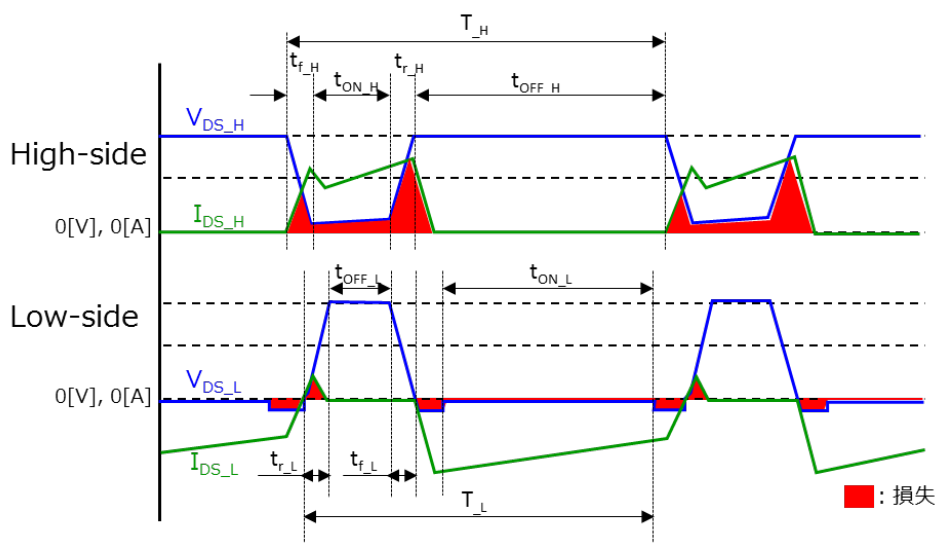


図 2.2 降圧型 DC-DC コンバーターの MOSFET 動作波形

2.2. 電力損失の負荷依存

スイッチング方式の DC-DC コンバーターは、一般的に PWM(Pulse Width Modulation の略称で、パルス幅変調と訳されています)制御と負帰還増幅器を組み合わせで構成されています。PWM 制御とは、パルス列のオンとオフのパルス幅比(デューティ比)を変化させて対象を制御する方法です。図 1.2 に示すハーフブリッジ型 DC-DC コンバーターの場合、一次側の 2 個の MOSFET を交互にオン・オフさせ、そのデューティ比を PWM コントローラーと呼ばれる制御 IC の出力によって変化させることで、出力電力を制御しています。

図 2.3(a)に PWM 制御回路の基本的な構成を示します。電源出力の変化を監視するセンシング抵抗(R_1 , R_2)と基準電圧(V_{ref})が誤差増幅器(A_1)の入力端に接続されています。例えば、出力負荷が大きくなり出力電圧が下がると誤差増幅器(A_1)の入力電圧が基準電圧(V_{ref})と比較して低くなるので A_1 の出力電圧は上昇します。一方、 A_2 は電圧比較器です。入力のマイナス端子に A_1 からの入力信号の周波数よりも十分に高い周波数の三角波を加え、 A_1 の出力電圧をプラス端子に接続すると図 2.3(b)のように一定周期内でオン・オフを繰り返すパルス変調した信号が得られます。出力パルス幅およびデューティ比は A_1 からの入力信号の大きさによって変化し、 A_1 の出力電圧が上昇した場合は PWM 出力のデューティ比が増加します。PWM 制御回路によって生成されるオン・オフ時間の比率を変えたゲート信号によって MOSFET を駆動し DC-DC コンバーターの定電圧制御が行われます。

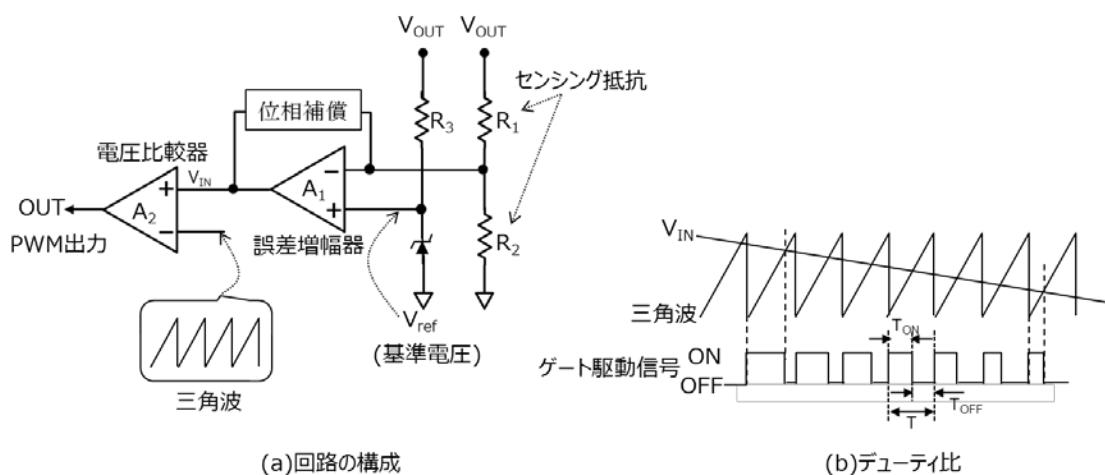


図 2.3 PWM 制御回路とデューティ比制御動作原理

図 2.4 は図 1.2 に示すハーフブリッジ型 DC-DC コンバーターの負荷が変化した時の一次側 MOSFET のデューティ比を表しています。PWM 制御によって MOSFET のデューティ比が変化していることが分かります。出力負荷が軽い場合、1 周期の期間で MOSFET がオンしている期間が短く損失は主にスイッチング損失が支配的になります。一方、出力が重負荷の場合、MOSFET がオンしている期間が長く、導通損失が支配的です。

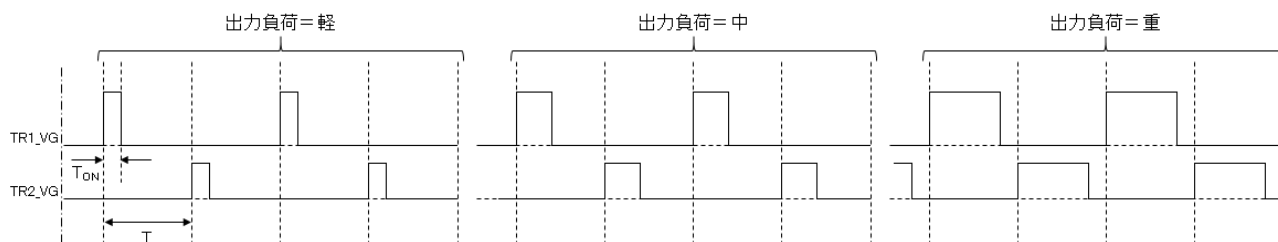


図 2.4 降圧型 DC-DC コンバーターの一次側 MOSFET スイッチングタイミング負荷依存

3. 効率評価素子

当社では、DC-DC コンバーターの一次側（メインスイッチ）や、二次側（同期整流部）に適した低耐圧系 UMOSVIII/IX/X-H シリーズを製品化しています。30V から 250V までの広い耐圧展開と、同一耐圧系における豊富なオン抵抗ラインアップを用意しています。DC-DC コンバーターの回路トポロジー、入出力電圧、出力仕様、搭載部位（一次側か二次側か）等の設計仕様に応じて最適な製品を選択頂けます。図 3.1 に U-MOSVIII/IX/X-H シリーズ製品のラインアップ範囲を示します。

R _{DS(ON)} (最大) V _{GS} = 10V (mΩ)	V _{DSS} (V)										
	30	40	45	60	75	80	100	120	150	200	250
100-200											
50-100											
20-50											
10-20											
5-10											
3-5											
1-3											
0.7-1											
0.7以下											

図 3.1 U-MOSVIII/IX/X-H 製品ラインアップ範囲

3.1. 比較対象スイッチング素子一覧

表 3.1 は本評価で使用した MOSFET の主な仕様です。一次側は 100V 耐圧の製品で、ドレイン・ソース間オン抵抗と入力容量が異なる 3 種類の MOSFET を準備しました。特に、一次側はスイッチング損失が支配的になると考えられるため、他の 2 製品と比較して明らかに入力容量が小さい B 社製品を含める事で入力容量の軽負荷依存性を確認します。二次側も同様にドレイン・ソース間オン抵抗と入力容量が異なる 4 種類の MOSFET を準備しましたが、一次側よりも導通損失が支配的になると考え、他の MOSFET の約半分の大きさのドレイン・ソース間オン抵抗である TPHP6503PL を選択しました。重負荷時の効率への影響度を他の製品と比較します。

表 3.1 各 MOSFET の主な仕様

項目	記号	単位	一次側			二次側			
			TPN1200APL	A社	B社	TPHR6503PL	TPHR9203PL	A社	C社
ゲート漏れ電流(最大)	I _{GSS}	μA	10	0.1	0.1	0.1	0.1	0.1	0.1
ドレインシャ断電流(最大)	I _{DSS}	μA	10	1	1	10	10	1	1
ドレイン・ソース間降伏電圧(最小)	V _{(BR)DSS}	V	100	100	100	30	30	30	30
ゲートしきい値電圧(最大)	V _{th}	V	2.5	2.3	2.9	2.1	2.1	2	2
ドレイン・ソース間オン抵抗(標準)	R _{DS(ON)}	mΩ	9.8	8.2	11.2	0.41	0.91	0.9	0.75
入力容量(標準)	C _{iss}	pF	1425	1600	968	7700	5800	4700	7036
帰還容量(標準)	C _{rss}	pF	15	12	11	220	190	220	353
出力容量(標準)	C _{oss}	pF	205	250	241	2720	1750	1500	2778
ゲート抵抗(標準)	r _g	Ω	2.1	1.2	0.6	0.6	0.5	0.6	1.1
スイッチング時間(上昇時間)(標準)	t _r	ns	6	4.6	3.6	12	8	8.8	12.8
スイッチング時間(ターンオン時間)(標準)	t _{on}	ns	19	5.7	9.7	36	20	6.7	12.3
スイッチング時間(下降時間)(標準)	t _f	ns	6	5.3	3.4	10	18	6.2	28.8
スイッチング時間(ターンオフ時間)(標準)	t _{off}	ns	34	21	16	100	71	37	68.5
ゲート入力電荷量(標準)	Q _g	nC	24	12	15	110	81	36	107
ゲート・ドレイン間電荷量(標準)	Q _{gd}	nC	4.9	4.1	3.5	16	11	10.3	21.4
ゲートスイッチ電荷量(標準)	Q _{sw}	nC	7.5	6.3	4.4	30	19	14	---
出力電荷量(標準)	Q _{oss}	nC	24	30	---	81.3	51	40	---

4. 実機評価結果

本評価では、当社製 48V バス電圧対応ハーフブリッジ型 DC-DC コンバーター基板を使用して表 3.1 記載製品の DC-DC コンバーターの基本的な特性と効率を確認しました。尚、効率評価では一次側が 3 種類、二次側が 4 種類のスイッチング素子の組み合わせ 12 パターンを測定・比較しています。スイッチング周波数の設定値は 302kHz としました。(制御 IC の RT 端子に 20kΩ の抵抗を接続することで設定できます)

効率は、DC-DC コンバーターの特性の中でも重要な項目となります。効率とは、DC-DC コンバーターに入力された電力に対して、出力される電力の比となり、下記式で算出されます。

$$\text{効率} = (V_{\text{out}} \times I_{\text{out}}) / (V_{\text{in}} \times I_{\text{in}}) \times 100 [\%]$$

本評価では、スイッチング素子組合せ 12 パターンについて、下記の条件で V_{in} 、 I_{in} 、 V_{out} 、 I_{out} を測定し効率を算出後、各パターンの傾向を比較しました。図 4.1 は効率測定時の接続図です。DC-DC コンバーター基板は基板全体が均一な温度となるよう恒温槽内に設置し、槽内についている還流用ファンによる風が常時あたるようにしました。

入力電圧 (V_{in}) = 40V, 54.5V, 59.5V
 外気温 (T_a) = 25℃
 出力負荷電流 (I_{out}) = 0A, 10A … 100A (10A 刻み、 V_{in} =40V は 50A まで)

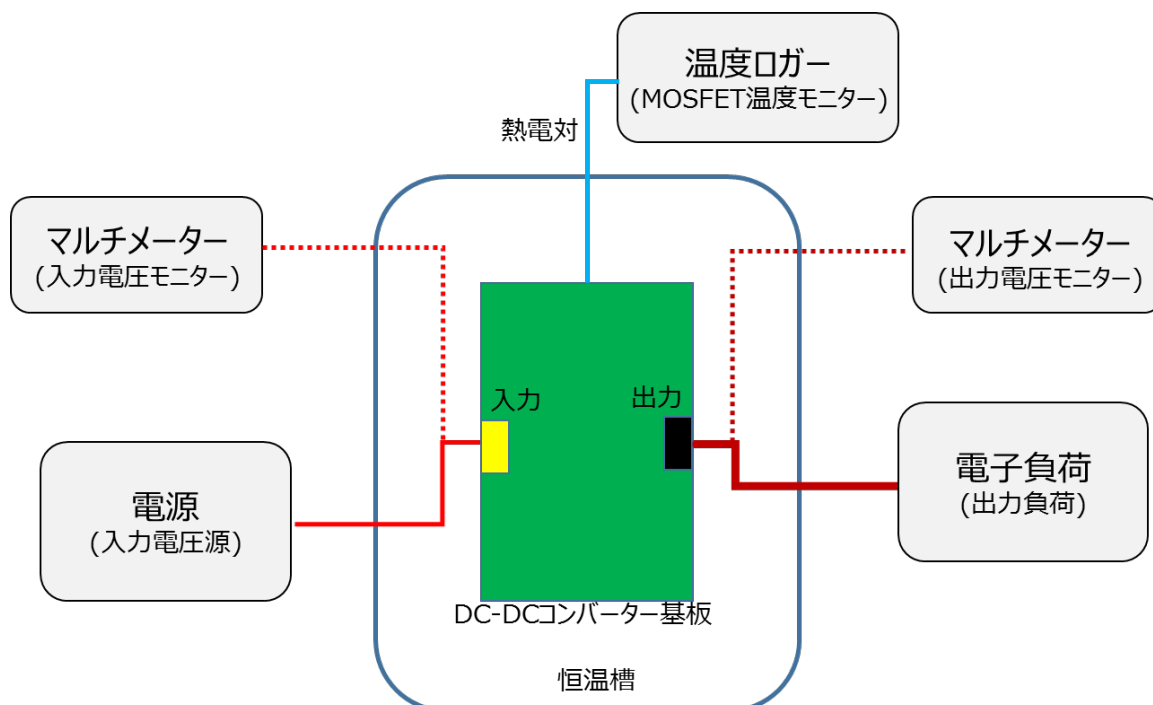


図 4.1 効率評価時の計測機器接続方法

4.1. 48 バス電圧対応ハーフブリッジ方式 DC-DC コンバーター入出力特性評価結果

図 4.2(a)~(f)は DC-DC コンバーターの基本的な特性です。入力側で生じるリップルは内部発振器によって流れる脈動電流によって生じ、基板配線、リードおよび接続部分の寄生インダクタンスと寄生容量を通して回路の他の部分に干渉する可能性があるため小さい事が望めます。出力側はスイッチングによるコイル電流やコイルにためられた電流エネルギーが負荷コンデンサに開放される時、コンデンサの ESR(直列等価抵抗)に流れる電流によりリップル電圧が発生します。このリップル電圧はスイッチング電源の主要な出力変動要因であり、入力側で生じるリップル電流同様に小さい事が望めます。本評価ボードでは、入力リップル電流は約 190mA(p-p)であり、出力電圧リップルは約 340mV(p-p)です。図(e)出力電圧の負荷応答は出力負荷が変動したときの出力電圧の安定性を示しています。図(f)は本評価ボードの出力負荷電流に対する効率を示しており、入力電圧が 40V、負荷電流が 30A の時に最高効率 87.5%を達成しています。

図 4.2(a)~(e)の測定条件は、 $T_a=25^{\circ}\text{C}$ 、 $V_{in}=54.5\text{V}$ 、 $I_{out}=100\text{A}$ (但し、負荷応答は $25\text{A}\leftrightarrow 75\text{A}$)としました。

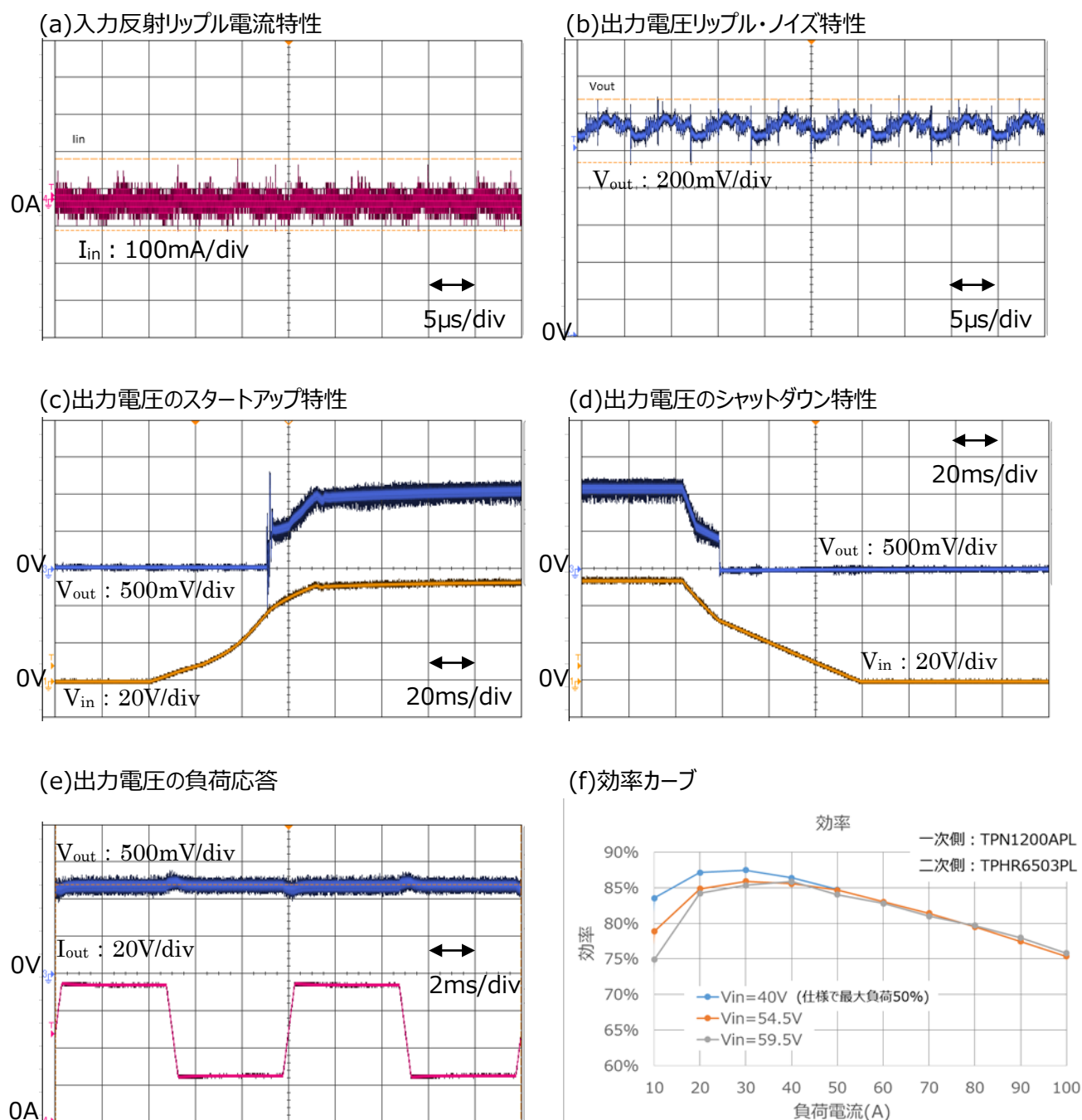
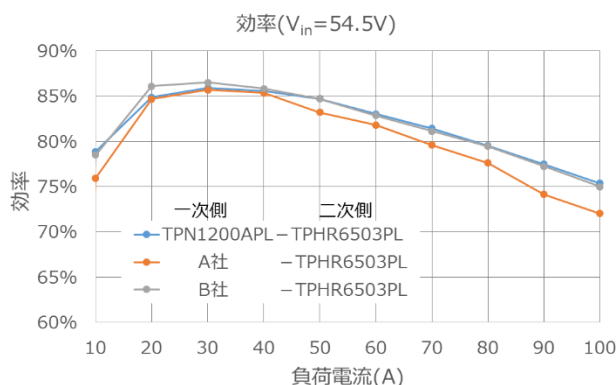


図 4.2 DC-DC コンバーター入出力基本特性

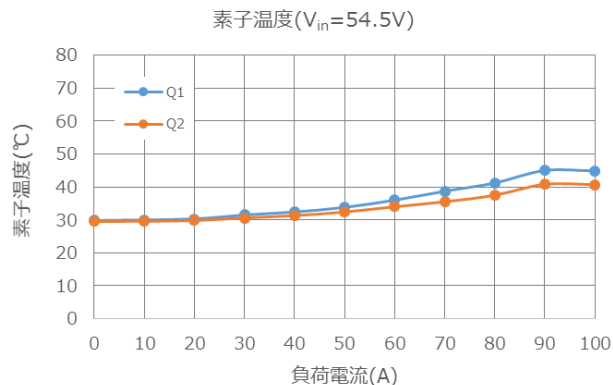
4.2. 一次側スイッチング素子が電力変換効率に及ぼす影響

二次側 MOSFET を TPHP6503PL に固定し、一次側 MOSFET を TPN1200APL、A 社製品、B 社製品へ変更した場合の効率カーブを図 4.3(a)に示します。軽負荷時(10~30A)はスイッチング損失が支配的であるため、入力容量が最小の B 社製品が最高効率 87%を達成しています。しかし、中負荷~重負荷(40~100A)では TPN1200APL が優位となっています。これは、入力容量が B 社製品の次に小さく 1435pF であることに加え、ドレイン・ソース間オン抵抗が 9.8mΩであり B 社製品の 11.2mΩよりも約 12.5%小さいためです。また、図 4.3(b)~(d)は一次側に各 MOSFET を使用したときの一次側 MOSFET の素子温度を測定した結果です。一番低い効率結果を示す A 社製品を一次側に使用した場合(図(a))は、素子温度は他の製品に比べて全体的に高く損失が大きい事が分かります(図(c))。これは、表 3.1 に示す通り、TPN1200APL と比較して入力容量が 12%、出力電荷量が 25%以上大きいいためゲートドライブ損失と出力容量損失が大きくなっていると推測されます。図 4.3 の Q1 と Q2 は図 1.2 の TR₁ と TR₂ です。

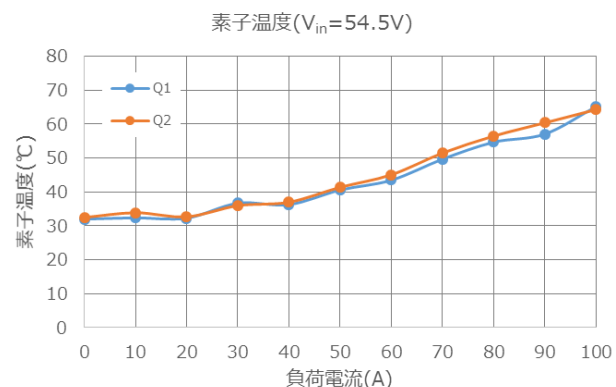
(a)効率の一次側 MOSFET 依存比較



(b)一次側素子を TPN1200APL としたときの各素子温度



(c)一次側素子を A 社としたときの各素子温度



(d)一次側素子を B 社としたときの各素子温度

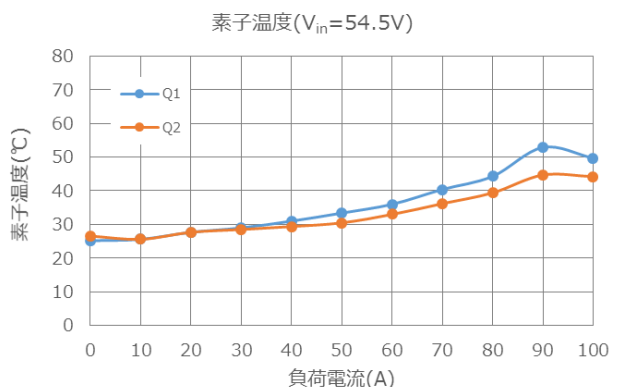


図 4.3 一次側 MOSFET による効率影響およびスイッチング素子温度の負荷依存

4.3. 二次側スイッチング素子が電力変換効率に及ぼす影響

一次側 MOSFET を TPN1200APL に固定し、二次側 MOSFET を TPHP6503PL、TPHR9203PL、A 社製品、C 社製品へ変更した場合の効率カーブを図 4.4(a)に示します。表 3.1 で軽負荷時(10~40A)に効率に影響を及ぼす Q_{oss} を確認すると TPHP9203PL または A 社製品が小さく最高効率 87%を達成しています。但し、中負荷~重負荷(50~100A)では導通損失が支配的となるため、ドレイン・ソース間オン抵抗が最も小さい TPHP6503PL が優位となっており、次いで TPHP9203PL が良い効率を示しています。図 4.4(b)~(e)は二次側に各 MOSFET を使用したときの二次側の MOSFET の素子温度を測定した結果です(一次側 MOSFET は TPN1200APL を使用)。重負荷側で効率が高い TPHP6503PL(図(b))に注目すると Q7 は 75℃を越えているものの、そのほかの MOSFET は 75℃を下回っており他の MOSFET と比較して発熱が少ないことが確認できます。

(a) 効率の二次側 MOSFET 依存比較

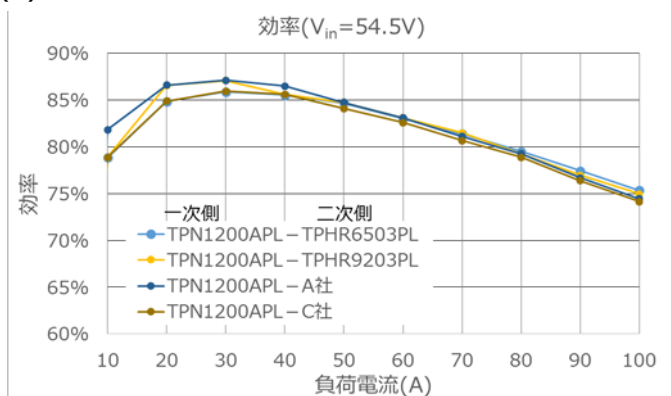
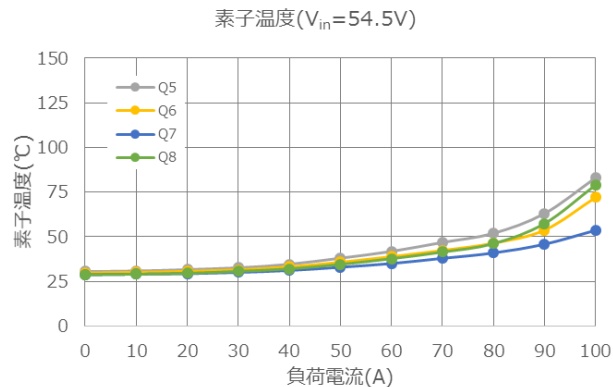
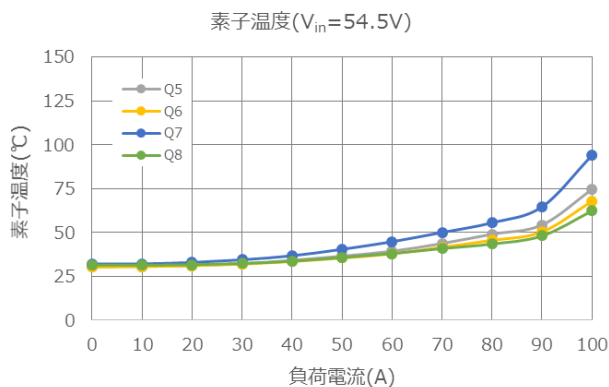
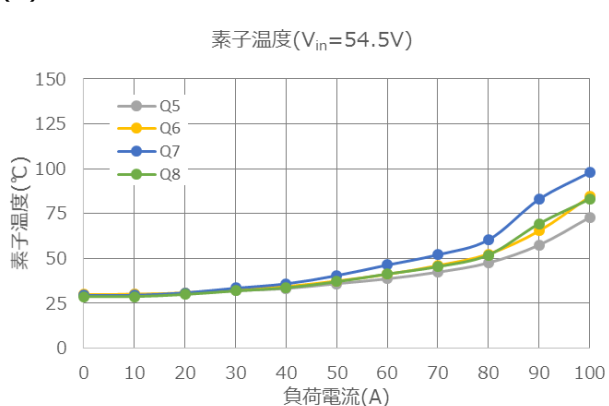


図 4.4 の Q5 と Q6 は図 1.2 の TR₃、Q7 と Q8 は TR₄ に対応します。Q5~Q8 の詳細な配線は図 1.3 をご参照ください。

(b) 二次側素子を TPHP6503PL としたときの各素子温度 (c) 二次側素子を TPHP9203PL としたときの各素子温度



(d) 二次側素子を A 社としたときの各素子温度



(e) 二次側素子を C 社としたときの各素子温度

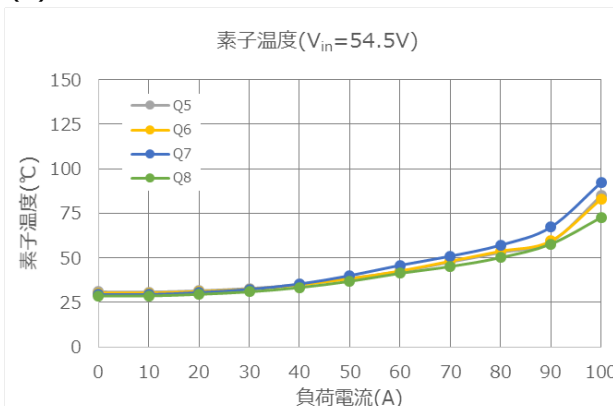


図 4.4 二次側 MOSFET による効率影響およびスイッチング素子温度の負荷依存

4.4. 結論

一次側はスイッチング損失の影響が支配的であるため入力容量が小さい MOSFET 製品が良く、中負荷～重負荷 (40～100A) では TPN1200APL が高い効率を達成しました。これは、入力容量が小さく、且つドレイン・ソース間オン抵抗も 9.8mΩ と小さい事が要因でした。また二次側は MOSFET がオンする前に内蔵ダイオードが動作するため、主に導通損失が支配的になります。従って、ドレイン・ソース間オン抵抗が小さな MOSFET を選択するのが賢明です。表 3.1 で示した MOSFET を二次側に適用した時の効率評価では、ドレイン・ソース間オン抵抗が最小の TPHR6503PL が中負荷から重負荷で高い効率を示しました。最終的に、一次側に TPN1200APL、二次側に TPHR6503PL を使用することが最も高い効率が得られる組み合わせである事が本評価から確認できました。

5. アプリケーションサポート

本アプリケーションノートで使用しているリファレンスデザインに関する詳細な情報は下記 URL から入手できます。

https://toshiba.semicon-storage.com/jp/design-support/referencedesign/12V-100A-Output-DC-DC_Power_Supply_RD040.html

記載内容の留意点

1. ブロック図

ブロック図内の機能ブロック/回路/定数などは、機能を説明するため、一部省略・簡略化している場合があります。

2. 等価回路

等価回路は、回路を説明するため、一部省略・簡略化している場合があります。

製品取り扱い上のお願い

株式会社東芝およびその子会社ならびに関係会社を以下「当社」といいます。

本資料に掲載されているハードウェア、ソフトウェアおよびシステムを以下「本製品」といいます。

- 本製品に関する情報等、本資料の掲載内容は、技術の進歩などにより予告なしに変更されることがあります。
- 文書による当社の事前の承諾なしに本資料の転載複製を禁じます。また、文書による当社の事前の承諾を得て本資料を転載複製する場合でも、記載内容に一切変更を加えたり、削除したりしないでください。
- 当社は品質、信頼性の向上に努めていますが、半導体・ストレージ製品は一般に誤作動または故障する場合があります。本製品をご使用頂く場合は、本製品の誤作動や故障により生命・身体・財産が侵害されることのないように、お客様の責任において、お客様のハードウェア・ソフトウェア・システムに必要な安全設計を行うことをお願いします。なお、設計および使用に際しては、本製品に関する最新の情報（本資料、仕様書、データシート、アプリケーションノート、半導体信頼性ハンドブックなど）および本製品が使用される機器の取扱説明書、操作説明書などをご確認の上、これに従ってください。また、上記資料などに記載の製品データ、図、表などに示す技術的な内容、プログラム、アルゴリズムその他応用回路例などの情報を使用する場合は、お客様の製品単独およびシステム全体で十分に評価し、お客様の責任において適用可否を判断してください。
- 本製品は、特別に高い品質・信頼性が要求され、またはその故障や誤作動が生命・身体に危害を及ぼす恐れ、膨大な財産損害を引き起こす恐れ、もしくは社会に深刻な影響を及ぼす恐れのある機器（以下“特定用途”という）に使用されることは意図されていませんし、保証もされていません。特定用途には原子力関連機器、航空・宇宙機器、医療機器（ヘルスケア除く）、車載・輸送機器、列車・船舶機器、交通信号機器、燃焼・爆発制御機器、各種安全関連機器、昇降機器、発電関連機器などが含まれますが、本資料に個別に記載する用途は除きます。特定用途に使用された場合には、当社は一切の責任を負いません。なお、詳細は当社営業窓口まで、または当社 Web サイトのお問い合わせフォームからお問い合わせください。
- 本製品を分解、解析、リバースエンジニアリング、改造、改変、翻案、複製等しないでください。
- 本製品を、国内外の法令、規則及び命令により、製造、使用、販売を禁止されている製品に使用することはできません。
- 本資料に掲載してある技術情報は、製品の代表的動作・応用を説明するためのもので、その使用に際して当社及び第三者の知的財産権その他の権利に対する保証または実施権の許諾を行うものではありません。
- 別途、書面による契約またはお客様と当社が合意した仕様書がない限り、当社は、本製品および技術情報に関して、明示的にも黙示的にも一切の保証（機能動作の保証、商品性の保証、特定目的への合致の保証、情報の正確性の保証、第三者の権利の非侵害保証を含むがこれに限らない。）をしておりません。
- 本製品、または本資料に掲載されている技術情報を、大量破壊兵器の開発等の目的、軍事利用の目的、あるいはその他軍事用途の目的で使用しないでください。また、輸出に際しては、「外国為替及び外国貿易法」、「米国輸出管理規則」等、適用ある輸出関連法令を遵守し、それらの定めるところにより必要な手続を行ってください。
- 本製品の RoHS 適合性など、詳細につきましては製品個別に必ず当社営業窓口までお問い合わせください。本製品のご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用ある環境関連法令を十分調査の上、かかる法令に適合するようにご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関して、当社は一切の責任を負いかねます。