# 車載モーターを効率的に駆動する マイコン内蔵統合モーターコントロールドライバー SmartMCD™シリーズ

SmartMCD<sup>™</sup> Series Microcontroller-Based Integrated Motor Control Drivers to Efficiently Drive Motors for Automotive Applications

渡辺 宏樹 WATANABE Hiroki 坂口 翔一 SAKAGUCHI Shoichi

エネルギー政策が気候変動問題解決に向けた脱炭素化へと世界的に変化する中で,自動車産業では,電動車(xEV)の 登場による動力源の電動化をはじめ,環境性能の向上を目的とした様々なシステムの電動化が進められている。中でも急速 に搭載数が増加している部品がモーターで<sup>(1)</sup>,それを制御する電子制御ユニット(ECU)には,小型・軽量・高効率化が 強く求められている。

東芝デバイス&ストレージ(株)は、第5世代アナログ基幹プロセスを用い<sup>22</sup>、マイコン内蔵統合モーターコントロール ドライバー(MCD)SmartMCD<sup>™</sup>シリーズを開発している。モーターの効率的な制御に必要な様々な機能を1チップ上に 集積したことで、ECU基板の小型・軽量化に貢献できる。

In line with the changes taking place in energy policies accompanying the worldwide movement toward decarbonization to tackle the issue of climate change, the electrification of various systems for automobiles aimed at enhancing their environmental performance, as typified by the electrification of automobile power sources with the advent of electrified vehicles (xEVs), has recently been expanding in the automobile industry. The installation of electric motors, as key components supporting such electrification, has consequently been rapidly increasing. This, in turn, has given rise to the need for the electronic control units (ECUs) that drive such motors to be more compact and lightweight and to provide higher efficiency.

Under these circumstances, Toshiba Electronic Devices & Storage Corporation is developing the SmartMCD<sup>™</sup> series integrated motor control drivers (MCDs) equipped with a built-in microprocessor fabricated employing an analog process using a fifth-generation platform for mixed-signal integrated circuits (ICs). The SmartMCD<sup>™</sup> series makes it possible to efficiently drive electric motors while reducing the size and weight of the ECU board, with all of the necessary functions integrated in one chip.

# 1. まえがき

地球規模での気候変動問題を背景としたカーボンニュー トラル実現という世界的な共通目標の下,自動車の電動化 が進んでいる。自動車の電動化は,xEVはもちろんのこと, 燃費を改善する目的で,例えばコンプレッサーや各種ポン プ,パワーステアリングなどといった自動車走行の動力源以 外の部品に対しても進んでおり,これらの電動化を支える主 要部品がモーターである。従来はエンジンの力を利用して 駆動していたこれらの部品をモーター駆動とすることで,エ ンジンの主目的である走行のためのエネルギーを損なうこと がなくなり,低燃費化でき,二酸化炭素(CO<sub>2</sub>)削減への 貢献が可能となる。このように,モーターを使用することで 低燃費化が図れるが,モーターを効率的に制御し,エネル ギー損失を抑えることも大切である。モーターを効率的に制 御する手法の中でも,ベクトル制御と呼ばれる技術が最も高 効率であることが一般的に知られている。 しかし、ベクトル制御を実現するには、ハードウェア (HW)としてマイコンや、電流検出アンプ、高分解能アナ ログデジタル変換器、ゲートドライバー、内蔵ドライバーな どが必要となる。また、様々なモーターに応じた各種のパ ラメーター調整や、様々なアプリケーションに応じた細やか な制御を実現するためには、先に述べたHWとソフトウェア (SW)の連携が必要不可欠であり、SWを格納するための ROMやRAMなどの各種メモリーが必要となる。更に、上 記以外にも、マイコン用の電源回路や、上位ECUとの通 信回路、各種異常検出回路などのHWも必須となる。一 方、モーターを制御するECUには、高効率であることに加 えて小型・軽量化が強く求められているが、これらのHW がECU基板上に個別部品として存在することが、これまで ECU基板の小型・軽量化を困難にしていた。

このような背景から東芝デバイス&ストレージ(株)は, 今回,LSI開発用の半導体プロセスとしてこれらHW機能を 統合し,1チップ上に集積化可能な基幹プロセスを開発し

27

た。更に、モーターを高効率に駆動させるための既存技術 であるスルーレートコントロール (SRC)を進化させた当社独 自の制御技術として、アクティブ SRCも開発している。ここ では、まず当社のマイコン内蔵統合モーターコントロールド ライバー SmartMCD<sup>™</sup>シリーズの開発に使用する基幹プロ セスの特長について述べた後、モーターの更なる効率的駆 動とノイズ低減を実現するアクティブSRCについて述べる。

# ECU の小型・軽量化に貢献する第5世代アナログ 基幹プロセス

プロセスとは半導体デバイスの製造工程を指し、中で も複数のデバイスを製造するものを基幹プロセスと呼ぶ。 130 nmの第3世代~第5世代のアナログ基幹プロセスを 図1に示す。主に低耐圧CMOS(相補型金属酸化膜半導 体)をデジタル回路として、LDMOS (横方向二重拡散型 金属酸化膜半導体)を高耐圧が必要なアナログ回路として 用い、更に必要なデバイスを組み合わせてミックスドシグナ ルICを製造する。

第5世代アナログ基幹プロセスでは、モーターのベクトル 制御を行うため、アナログ回路とマイコンの混載に着目し、 第3世代基幹プロセスにFloadia社製の高信頼性埋め込 み不揮発性メモリー (eNVM: embedded Non-Volatile Memory)を搭載できるようにした。この製造工程の追加に よるほかのデバイス(LDMOSや低耐圧CMOS)の特性への 影響が小さいことを確認し、eNVMの混載を実現することが できた。

また、モーターを駆動するアナログデバイス(LDMOS)に は、FET (電界効果トランジスター)のオフ時に回生電流が 流れる。この電流によりp型Si (シリコン) 基板 (PSub) に 負電荷が注入され、LDMOSと周辺素子の間で寄生トラン ジスターが動作する。その結果、周辺回路の電源電圧が低 下してICの不具合を引き起こすため、アナログデバイスとデ ジタル回路の混載では、回生電流による電流ノイズの影響 を考慮して設計する必要がある。この第5世代アナログ基幹 プロセスでは, eNVMの水平方向, あるいは水平と垂直の 2方向をn<sup>+</sup>(不純物濃度の高いn型半導体)層のガードリ ング(Nガードリング)などで囲い、デバイス側壁又は底面 も含めたデバイス周囲と分離することで、eNVMをPSubか らの電流ノイズから保護する対策を施した。対策構造を図2 に示す。LDMOSへの回生電流により生じる負電荷注入を Nガードリングで防ぐことで、eNVMの動作に不具合は生じ ず、電流ノイズの影響が抑えられていることを確認できた。

そのほか、将来的に第5世代アナログ基幹プロセスに適 用を見込む技術も開発している。その一例を以下で述べる。

LDMOSには重要特性となる静耐圧とオン抵抗があり、両 者は一般的にトレードオフの関係にある。例えば、LDMOS のソース-ドレイン間に絶縁体を配置すると、Si内の電界を 緩和して、高電圧を印加できるようになり静耐圧特性は向 上するが、その絶縁体がソース-ドレイン間の電流経路を阻 害してオン抵抗は高くなる。当社は、この問題をLDMOSの 構造変更で対策した。図3に、各LDMOSの断面構造を示 す。従来は、低耐圧 CMOS と同一工程で加工することで製 造工程を短縮できることから, STI (Shallow Trench Isolation)をLDMOSのソース-ドレイン間の絶縁体として用い ていた。これに対し、第4世代アナログ基幹プロセスでは Stepped oxide構造やLOCOS (Local Oxidation of Sili-



たせている。

130 nm analog processes used from third- to fifth-generation platforms for mixed-signal ICs

con)構造を用いることで、Si内の絶縁体の比率を下げ、耐 圧は保ったまま電流経路の平滑化によりオン抵抗の低減を 実現した。今後、この対策を第5世代アナログ基幹プロセ スへ適用し、よりオン抵抗の低いLDMOSの搭載も視野に 入れ、開発を進める。



(b) GRによる水平方向の電流ノイズ対策



(c) GRとBLによる水平及び垂直方向の電流ノイズ対策

p\*:不純物濃度の高いp型半導体 . Pwell:p型ウエル NBL:n型埋め込み層 BL:埋め込み層(Buried Layer) Nwell:n型ウエル P-Epi:p型エピタキシャル層 GR:ガードリング HVDPW: High Voltage Deep Pwell

## 図2. Nガードリングによる電流ノイズ対策

eNVMをNガードリングなどで囲み、FETのオフ時に生じる回生電流による 電流ノイズの影響を抑制した。

N type guard rings to suppress current noise



(a) STI 構造

(b) Stepped oxide構造

# 図3. LDMOSの断面構造比較

LDMOSの構造をSTI構造からStepped oxide構造やLOCOS構造に変更 することで電流経路を平滑化し、耐圧を低下させることなくオン抵抗を低減 した

Comparison of cross-sectional structures of laterally diffused metaloxide semiconductors (LDMOS)

# 3. モーターの効率的な駆動とノイズ低減に貢献する アクティブ SRC

ベクトル制御では、高精度にモーター電流を制御するた めに、高速でFETのスイッチングを繰り返す必要がある。 FETのスイッチングを行う際, FETの損失を抑えて効率を上 げるには、スイッチング時間が短いほど良いが、一般的に、 スイッチング時間を短くすると、相反してFETからの放射ノ イズ(以下、ノイズと略記)が大きくなるという問題がある。 このノイズが大きくなった場合に車載環境下でしばしば問題 となるのが、AM・FMなどの受信に影響を与える、いわゆ るラジオノイズである。ノイズを抑制するために、ECU基板 上にはノイズ低減用の部品が増え、小型・軽量化が困難に なる。

従来は定電流駆動で損失とノイズのバランスを取るのが 一般的であったが、損失とノイズのトレードオフの課題を解 決するための技術として、SRCがある。代表例として、FET をターンオンする際の定電流駆動とSRCそれぞれの回路図 及びタイミングチャートを図4に示す。フェーズ1はFETの ゲート-ソース間電圧(Vgs)がゲートしきい値電圧(Vth) に達するまでの領域.フェーズ2はドレイン-ソース間電圧 (V<sub>ds</sub>)が変化する領域、フェーズ3はV<sub>ds</sub>が変化し終わっ



#### 図4. 定電流駆動回路とSRC駆動回路のタイミングチャート

SRCは、FETのスイッチングの際に、ノイズに影響のないフェーズではI<sub>e</sub>を 大きくして損失を減らし、ノイズに影響するフェーズではI。を小さくしてノイ ズを減らすことで、ノイズと損失のトレードオフを解決する。

Timing diagrams of constant-current drive and slew-rate control (SRC) drive circuits

た後の領域と定義すると、フェーズ2は*V*<sub>ds</sub>が変化してノイ ズ源となるためターンオン損失とノイズのどちらにも影響する 領域といえる。そこで、FETをスイッチングする際に、ノイ ズに影響のないフェーズ1と3ではFETのゲートのチャージ 電流*I*gを大きくしてFETの損失を減らし、ノイズに影響する フェーズ2では*I*gを小さくしてノイズを減らすことで、ノイズ と損失のトレードオフを解決する技術がSRCである。

しかし、SRCにも欠点がある。それは、最適なSRC設定 が常に変化しているにもかかわらず、各フェーズの*I*gや時間 は固定値であるため、ある決められた条件下では損失とノイ ズのバランスを最適化できたとしても、その条件から外れる と、損失とノイズの最適バランスが崩れてしまうことである。 その要因としては、車載環境特有の電源変動や温度変化、 アプリケーションによって変わる負荷変動やECU基板の寄 生インピーダンス成分、及びFETの製造ばらつきなどが挙 げられる。したがって、SRCではワースト条件を想定した上 で、マージンを持ったシステム設計が必要となってしまう。 すなわち、条件によっては、無駄な損失が発生、若しくは ECU基板上に余分なノイズ対策部品の追加が必要になるこ とがある。

一例として、ターンオンでのSRCの問題点を図5に示す。 図5において、(a)は、SRCが最適設定され、ゲート容量が 適正値のケース、(b)はFETのゲート容量が過大となった際 のタイミングチャートで、想定よりフェーズ2の開始が遅い ため、フェーズ2中にフェーズ3の*I*gが適用されることでノイ ズが増大するケース、(c)はFETのゲート容量が過小となっ た際のタイミングチャートで、想定よりフェーズ2の開始が 早いため、ノイズが増大するケースをそれぞれ示している。



#### 図5. FETのゲート容量ばらつきによるSRC 最適設定からのずれ

ゲート容量のばらつきの影響でフェーズ切り替えが最適タイミングからずれ ると、SRCでは損失とノイズの最適バランスが崩れてしまう。

Deviations from optimal setting of SRC due to variations in gate capacitance of field-effect transistor (FET)

この例ではターンオン損失については(b),(c)のいずれも改善 しているが、ノイズ特性は悪化している。このように、適切 なタイミングでフェーズ切り替えを行わないと、損失とノイズ の最適化はできない。

この問題を解決するため、当社はSRCを進化させて、損 失とノイズのバランスが常に最適な状態になるように、 $I_{g}$ と フェーズ時間が自動でリアルタイムに最適化されるアクティブ SRCという技術を開発した。アクティブ SRCの基本的なコン セプトはSRC同様であるが、SRCがあらかじめ決められた電 流値とフェーズ時間でFETを駆動するオープンループ制御 であるのに対し、アクティブ SRCは、部品や制御回路の個 体間のばらつき、使用環境、及び使用状況に応じて自律的 に変化するクローズドループ制御である。アクティブ SRCの 制御方法を図6に示す。アクティブ SRCでは、 $V_{ds}$ 変化の 開始点と終了点を捉えてフェーズ1→フェーズ2切り替え及 びフェーズ2→フェーズ3切り替えのタイミングを最適化す ることで $V_{ds}$ のスルーレートを一定にすることを目的としてい

| 項目       | フェーズ1  | フェーズ2  | フェーズ3                                      |
|----------|--|--|--|
| 観測対象     | t <sub>phase1</sub> 終了時のV <sub>dsth1</sub><br>検出CMP出力  | $t_{\text{phase2}}(V_{\text{dsth1}}$ 検出<br>~ $V_{\text{dsth2}}$ 検出)        | -  |
| フィードバック先 | 次回t <sub>phase1</sub>  | 次回 <i>I<sub>g</sub></i> (フェーズ2)  | -  |
| 目標値      | -  | アプリケーションな<br>どに応じた値をユー<br>ザーが設定  | -  |
| 制御       | t <sub>phase1</sub> 終了時のV <sub>dsth1</sub><br>検出CMP出力が"L"<br>だったら次回t <sub>phase1</sub> を<br>小さくし、"H"だった<br>ら大きくする。 | $t_{phase2}$ が目標値より<br>大きければ次回 $I_{g}$<br>(フェーズ2)を大<br>きくし、小さければ<br>小さくする。 | _  |
| 初期値設定    | t <sub>phase1</sub> の初期値は<br>ユーザーが設定   | / <sub>g</sub> (フェーズ2)の<br>初期値はユーザー<br>が設定                                 | / <sub>g</sub> (フェーズ3)の<br>初期値はユーザー<br>が設定 |



#### 図6. アクティブ SRC における制御方法の一例

フェーズ継続時間とIgを制御してフェーズ切り替えタイミングの最適化を行う。

Example of control method applying active SRC (A-SRC)

る<sup>(注1)</sup>。ここでは図5と同様にターンオンを代表例として示 しているが、ターンオフにもアクティブSRCは適用可能であ る。アクティブSRCに関しては、現在、特許出願中である。

# 4. 小型・軽量化及びノイズ低減の効果

表1に、HW統合による小型・軽量化の効果を示す。当 社の従来技術で対応した場合、マイコン、LIN (Local Interconnect Network)トランシーバーIC,マイコン用電源 IC,及びゲートドライバーがそれぞれ別部品としてECU基 板上に必要になるが、これと比較した場合、これらの機能

## 表1. 小型・軽量化のベンチマーク

Benchmark comparison of size and weight of ECU boards using conventional parts and SmartMCD  $^{\rm T\!M}$  series

| 項目  | 従来構成<br>(マイコン、LINトランシーパー IC,<br>マイコン用電源IC, ゲートドライバー<br>がECU 基板上に別部品として存在) | SmartMCD™<br>(従来構成の機能<br>の全てを1チップ<br>上に集積) | 効果      |
|-----|---|--|---------|
| サイズ | 229 mm <sup>2</sup>   | 81 mm <sup>2</sup>                         | 65 %小型化 |
| 質量  | 0.91 g  | 0.14 g                                     | 85 %軽量化 |
|     |   |  |         |

LIN : Local Interconnect Network



#### 図7. アクティブ SRC の効果測定結果

FETのゲート容量、V<sub>th</sub>、ゲート抵抗、ゲートドライバーのチャージ電流などのばらつき、及び負荷電流依存性などを考慮した場合の駆動方式の違いによるばらつきは、アクティブSRCが最も小さい。

Results of A-SRC effectiveness measurements

を1チップ上に集積した開発中のSmartMCD<sup>™</sup>は、サイズ で65%の小型化、質量で85%の軽量化を実現できる見 込みとなった。また、アクティブSRCに関しては、当社での シミュレーション検証により、定電流駆動、SRC、及びアク ティブSRCのそれぞれのターンオン損失とノイズ( $V_{ds}$ スルー レートで代替)を比較し、図7に示した。ターンオン損失は、 SRCでは58~222%の範囲でばらつくのに対し、アクティ ブSRCでは90~110%の範囲に収まる。また、 $V_{ds}$ スルー レートは、SRCでは48~210%の範囲でばらつくのに対し、 アクティブSRCでは98~103%の範囲に収まり、±5% 以下にすることができた。このように、アクティブSRCを用 いることによって、損失、ノイズともにワーストケースに対し 50%以下に低減できることが検証できた。

## 5. あとがき

SmartMCD<sup>™</sup>に使用される基幹プロセスと、モーターの 高効率駆動技術について述べた。第5世代アナログ基幹プ ロセスを使用した集積化により、従来と比較して65%の小 型化と85%の軽量化を実現し、モーターを効率的に駆動 するアクティブSRCの技術により損失とノイズをワーストケー スに対してそれぞれ50%以下に低減可能であることが確認 できた。今後、SmartMCD<sup>™</sup>シリーズについて、ドライバー 内蔵品の企画や、モーターを更に高効率に駆動する制御技 術の検討を進めていく。

# 文 献

- (1)(株)矢野経済研究所.2022車載モーター市場の最新動向と将来展望. 2022,303p.
- Komatsu, K. "Introduction of Highly Reliable Versatile Analog Platform with Embedded NVM for Automotive Applications". Proc. of 34th International Symposium on Power Semiconductor Devices and ICs. Vancouver, 2022-05, IEEE, 2022, p.89–92.



渡辺 宏樹 WATANABE Hiroki 東芝デバイス&ストレージ(株) 半導体事業部 半導体応用技術センター 車載ソリューション応用技術部 Toshiba Electronic Devices & Storage Corp.



坂口 翔一 SAKAGUCHI Shoichi
東芝デバイス&ストレージ(株)
半導体事業部 IC 開発センター
アナログデバイス開発部
Toshiba Electronic Devices & Storage Corp.

<sup>(</sup>注1) ノイズは直接観測するのが難しいため、Vdsのスルーレートで代替している。ノイズとVdsスルーレートに相関関係があることは一般的に知られている。